

PCT/JP00/06838

日本国特許庁

PATENT OFFICE
JAPANESE GOVERNMENT

02.10.00

JP00/6838

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日
Date of Application:

1999年10月 5日

REC'D 17 NOV 2000

出願番号
Application Number:

平成11年特許願第284214号

WIPO PCT

EV

出願人
Applicant(s):

株式会社ケンウッド

PRIORITY
DOCUMENT
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH RULE 17.1(a) OR (b)

2000年11月 6日

特許庁長官
Commissioner,
Patent Office

及川耕造

出証番号 出証特2000-3089969

特平 1 1 - 2 8 4 2 1 4

【書類名】 特許願

【整理番号】 P07-972178

【提出日】 平成11年10月 5日

【あて先】 特許庁長官 殿

【国際特許分類】 H04L 27/22
H04L 7/00
H04L 7/10

【発明者】

【住所又は居所】 東京都渋谷区道玄坂 1 丁目 1 4 番 6 号 株式会社ケンウッド内

【氏名】 白石 憲一

【発明者】

【住所又は居所】 東京都渋谷区道玄坂 1 丁目 1 4 番 6 号 株式会社ケンウッド内

【氏名】 堀井 昭浩

【発明者】

【住所又は居所】 東京都渋谷区道玄坂 1 丁目 1 4 番 6 号 株式会社ケンウッド内

【氏名】 松田 昇治

【特許出願人】

【識別番号】 000003595

【氏名又は名称】 株式会社ケンウッド

【代理人】

【識別番号】 100077850

【弁理士】

【氏名又は名称】 芦田 哲仁朗

【代理人】

【識別番号】 100095407

【弁理士】

特平 1 1 - 2 8 4 2 1 4

【氏名又は名称】 木村 満

【手数料の表示】

【予納台帳番号】 038380

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9903184

【プルーフの要否】 要

特平 1 1 - 2 8 4 2 1 4

【書類名】 明細書

【発明の名称】 同期捕捉回路及び同期捕捉方法

【特許請求の範囲】

【請求項 1】

受信電波をダウンコンバートした中間周波信号により伝送されたベースバンド信号を受信して無線周波チャンネルを捕捉する同期捕捉回路であって、

所定の周波数範囲にある中間周波信号により伝送されたベースバンド信号を受信して所定のフレーム同期パターンを検出する第 1 のパターン検出手段と、

前記第 1 のパターン検出手段がフレーム同期パターンを検出可能なベースバンド信号を伝送する中間周波信号の周波数範囲よりも、高周波の周波数範囲にある中間周波信号により伝送されたベースバンド信号を受信して、所定のフレーム同期パターンを検出する第 2 のパターン検出手段と、

前記第 1 のパターン検出手段がフレーム同期を検出可能なベースバンド信号を伝送する中間周波信号の周波数範囲よりも、低周波の周波数範囲にある中間周波信号により伝送されたベースバンド信号を受信して、所定のフレーム同期パターンを検出する第 3 のパターン検出手段と、

前記第 1 乃至第 3 のパターン検出手段のいずれかがフレーム同期パターンを検出すると、フレーム同期を確立してベースバンド信号に含まれる周波数誤差を除去するためのキャリアを再生するキャリア再生手段とを備える、

ことを特徴とする同期捕捉回路。

【請求項 2】

各前記第 1 乃至第 3 のパターン検出手段は、それぞれ、

受信したベースバンド信号の位相を特定して、特定した位相に対応したデジタル信号に変換する信号変換手段と、

前記信号変換手段の変換により生成されたデジタル信号に所定のフレーム同期パターンが含まれているか否かを判別する信号判別手段とを備える、

ことを特徴とする請求項 1 に記載の同期捕捉回路。

【請求項 3】

前記信号変換手段は、

特平 1 1 - 2 8 4 2 1 4

ベースバンド信号の位相に対応したデジタル信号に変換する際にデジタル信号の値を特定する基準となる判定基準境界線の位相が、それぞれ $\phi = 45^\circ \times n$ (n は 0 ~ 7 の整数) だけ回転した位相平面上でベースバンド信号の位相を特定してデジタル信号に変換する 8 つのデマッピング手段を備え、

前記信号判別手段は、

前記 8 つのデマッピング手段それぞれの変換により生成された各デジタル信号系列に所定のフレーム同期パターンが含まれているか否かを判別する 8 つの系列判別手段と、

前記 8 つの系列判別手段のうちの少なくとも 1 つによりデジタル信号系列に所定のフレーム同期パターンが含まれていると判別されると、フレーム同期パターンが検出されたことを前記キャリア再生手段に通知する手段とを備える、

ことを特徴とする請求項 2 に記載の同期捕捉回路。

【請求項 4】

各前記第 1 乃至第 3 のパターン検出手段は、それぞれ、

ベースバンド信号の位相を回転させるための波形データを生成する波形データ作成手段と、

前記波形データ作成手段により作成された波形データと受信したベースバンド信号との複素演算を実行することによりベースバンド信号の位相を回転させる複素演算実行手段とを備え、

前記キャリア再生手段は、

前記第 1 乃至第 3 のパターン検出手段のうちのいずれがフレーム同期パターンを検出したかを特定する特定手段と、

前記第 1 乃至第 3 のパターン検出手段のうち、前記特定手段により特定されたものが備える前記複素演算実行手段が位相を回転させたベースバンド信号を選択する信号選択手段と、

前記信号選択手段により選択されたベースバンド信号の位相と絶対位相とを比較して位相誤差を特定する位相誤差特定手段と、

前記位相誤差特定手段により特定された位相誤差に基づいてベースバンド信号に含まれる周波数誤差を特定する周波数誤差特定手段と、

特平 1 1 - 2 8 4 2 1 4

前記位相誤差特定手段により特定された位相誤差と前記周波数誤差特定手段により特定された周波数誤差に基づいて、前記第 1 乃至第 3 のパターン検出手段のうち、前記特定手段により特定されたものが備える前記波形データ作成手段を制御して、ベースバンド信号に含まれる位相誤差と周波数誤差を除去するためのキャリアを再生する手段とを備える、

ことを特徴とする請求項 1、2 又は 3 に記載の同期捕捉回路。

【請求項 5】

受信電波を周波数変換して得られた中間周波信号により伝送されたベースバンド信号を受信して B S デジタル放送における無線周波チャンネルを捕捉する同期捕捉回路であって、

無線周波チャンネルを捕捉するための中間周波信号の周波数範囲全体に対応した周波数誤差を含むベースバンド信号を受信し、周波数誤差の範囲に応じたデジタル信号への変換を行ってフレーム同期パターンを検出し、フレーム同期パターンを検出したベースバンド信号に含まれる周波数誤差の範囲に基づいて、ベースバンド信号の周波数に同期するキャリアを再生してフレーム同期を確立する、ことを特徴とする同期捕捉回路。

【請求項 6】

受信信号をダウンコンバートした中間周波信号により伝送されたベースバンド信号を受信して無線周波チャンネルを捕捉する同期捕捉回路であって、

シンボル単位で位相変調された受信ベースバンド信号の位相を特定して、特定した位相に対応するデジタル信号に変換する信号変換手段と、

前記信号変換手段の変換により生成されたデジタル信号に基づいて、前記無線周波チャンネルに割り当てられる帯域の中心周波数が、中間周波信号の所定の周波数範囲内にある中間周波信号の周波数に対応する場合に、ベースバンド信号により伝送される所定のフレーム同期パターンを検出する第 1 のパターン検出手段と、

前記信号変換手段の変換により生成されたデジタル信号に基づいて、前記無線周波チャンネルに割り当てられる帯域の中心周波数が、前記第 1 のパターン検出手段によりフレーム同期パターンを検出可能な中間周波信号の周波数範囲より

特平 1 1 - 2 8 4 2 1 4

も、高周波の周波数範囲内にある中間周波信号の周波数に対応する場合に、ベースバンド信号により伝送される所定のフレーム同期パターンを検出する第2のパターン検出手段と、

前記信号変換手段の変換により生成されたデジタル信号に基づいて、前記無線周波チャンネルに割り当てられる帯域の中心周波数が、前記第2のパターン検出手段によりフレーム同期パターンを検出可能な中間周波信号の周波数範囲よりも、さらに高周波の周波数範囲内にある中間周波信号の周波数に対応する場合に、ベースバンド信号により伝送される所定のフレーム同期パターンを検出する第3のパターン検出手段と、

前記信号変換手段の変換により生成されたデジタル信号に基づいて、前記無線周波チャンネルに割り当てられる帯域の中心周波数が、前記第1のパターン検出手段によりフレーム同期パターンを検出可能な中間周波信号の周波数範囲よりも、低周波の周波数範囲内にある中間周波信号の周波数に対応する場合に、ベースバンド信号により伝送される所定のフレームパターンを検出する第4のパターン検出手段と、

前記信号変換手段の変換により生成されたデジタル信号に基づいて、前記無線周波チャンネルに割り当てられる帯域の中心周波数が、前記第4のパターン検出手段によりフレーム同期パターンを検出可能な中間周波信号の周波数範囲よりも、さらに低周波の周波数範囲内にある中間周波信号の周波数に対応する場合に、ベースバンド信号により伝送される所定のフレームパターンを検出する第5のパターン検出手段と、

前記第1乃至第5のパターン検出手段のいずれかがフレーム同期パターンを検出すると、ベースバンド信号に含まれる周波数誤差に対応したオフセット周波数だけベースバンド信号の周波数を変換して前記信号変換手段に位相を特定させることにより、前記第1のパターン検出手段にフレーム同期パターンを検出させてフレーム同期を確立する周波数制御手段とを備える、

ことを特徴とする同期捕捉回路。

【請求項7】

前記信号変換手段は、

特平 1 1 - 2 8 4 2 1 4

ベースバンド信号の位相に対応したデジタル信号に変換する際にデジタル信号の値を特定する基準となる判定基準境界線の位相が、それぞれ $\phi = 45^\circ \times n$ (n は 0 ~ 7 の整数) だけ回転した位相平面上でベースバンド信号の位相を特定してデジタル信号に変換する 8 つのデマッピング手段を備え、

前記第 1 のパターン検出手段は、

前記 8 つのデマッピング手段それぞれの変換により生成された各デジタル信号系列に所定のフレーム同期パターンが含まれているか否かを判別する 8 つの系列判別手段と、

前記 8 つの系列判別手段のうちの少なくとも 1 つにより所定のフレーム同期パターンが含まれていると判別されると、フレーム同期パターンが検出されたことを前記周波数制御手段に通知する手段とを備え、

前記第 2 及び第 4 のパターン検出手段は、

それぞれが前記 8 つのデマッピング手段の変換により生成された各デジタル信号系列のうち 3 つを用いて所定のフレーム同期パターンが含まれているか否かを判別する 8 つの第 1 の回転系列判別手段を備え、

前記第 3 及び第 5 のパターン検出手段は、

それぞれが前記 8 つのデマッピング手段の変換により生成された各デジタル信号系列のうち 4 つを用いて所定のフレーム同期パターンが含まれているか否かを判別する 8 つの第 2 の回転系列判別手段を備える、

ことを特徴とする請求項 6 に記載の同期捕捉回路。

【請求項 8】

前記第 1 及び第 2 の回転系列判別手段は、

デジタル信号系列をビット毎に遅延させる遅延手段と、

前記遅延手段から、受信時刻の経過に従って判定基準境界線の位相が同一方向に回転するようにデジタル信号系列を抽出して所定のフレーム同期パターンが含まれているか否かを判別する手段を備える、

ことを特徴とする請求項 7 に記載の同期捕捉回路。

【請求項 9】

前記第 2 のパターン検出手段が備える前記第 1 の回転系列判別手段と前記第 4

特平 1 1 - 2 8 4 2 1 4

のパターン検出手段が備える前記第 1 の回転系列判別手段は、受信時刻の経過に従って判定基準境界線の位相が回転する方向が、互いに逆となるように前記遅延手段からデジタル信号系列を抽出し、

前記第 3 のパターン検出手段が備える前記第 2 の回転系列判別手段と前記第 5 のパターン検出手段が備える前記第 2 の回転系列判別手段は、受信時刻の経過に従って判定基準境界線の位相が回転する方向が、互いに逆となるように前記遅延手段からデジタル信号系列を抽出する、

ことを特徴とする請求項 8 に記載の同期捕捉回路。

【請求項 10】

前記周波数制御手段は、

ベースバンド信号の位相を回転させるための波形データを生成する波形データ作成手段と、

前記波形データ作成手段により作成された波形データと受信したベースバンド信号との複素演算を実行することによりベースバンド信号の位相を回転させる複素演算実行手段と、

前記複素演算実行手段により位相が回転させられたベースバンド信号の位相と絶対位相とを比較して位相誤差を特定する位相誤差特定手段と、

前記位相誤差特定手段により特定された位相誤差に基づいてベースバンド信号に含まれる周波数誤差を特定する周波数誤差特定手段と、

前記位相誤差特定手段により特定された位相誤差と前記周波数誤差特定手段により特定された周波数誤差に基づいて、前記波形データ作成手段を制御して、ベースバンド信号に含まれる位相誤差と周波数誤差を除去するためのキャリアを再生する手段とを備える、

ことを特徴とする請求項 6 乃至 9 のいずれか 1 項に記載の同期捕捉回路。

【請求項 11】

受信電波をダウンコンバートした中間周波信号により伝送されたベースバンド信号を受信して無線周波チャンネルを捕捉するための同期捕捉方法であって、

所定の周波数範囲にある中間周波信号により伝送されるベースバンド信号を受信して所定のフレーム同期パターンを検出する第 1 のパターン検出ステップと、

特平 1 1 - 2 8 4 2 1 4

前記第 1 のパターン検出ステップにてフレーム同期パターンを検出可能なベースバンド信号を伝送する中間周波信号の周波数範囲よりも、高周波の周波数範囲にある中間周波信号により伝送されたベースバンド信号を前記第 1 のパターン検出ステップと同時に受信して、所定のフレーム同期パターンを検出する第 2 のパターン検出ステップと、

前記第 1 のパターン検出ステップにてフレーム同期パターンを検出可能なベースバンド信号を伝送する中間周波信号の周波数範囲よりも、低周波の周波数範囲にある中間周波信号により伝送されたベースバンド信号を前記第 1 及び第 2 のパターン検出ステップと同時に受信して、所定のフレーム同期パターンを検出する第 3 のパターン検出ステップと、

前記第 1 乃至第 3 のパターン検出ステップのいずれかにおいてフレーム同期パターンを検出すると、フレーム同期を確立してベースバンド信号に含まれる周波数誤差を除去するためのキャリアを再生するキャリア再生ステップとを備える、ことを特徴とする同期捕捉方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

この発明は、RF チャンネルを捕捉するための同期捕捉回路に係り、特に、短時間で RF チャンネルを捕捉することができる同期捕捉回路に関する。

【0002】

【従来の技術】

BS (Broadcasting Satellite) デジタル放送を受信する際に所定の周波数の RF (Radio Frequency) チャンネルを捕捉するために同期を確立する同期捕捉回路として、図 15 に示すようなものがある。

【0003】

BS デジタル放送は、種々のデジタル変調方式を時間分割して多重化したフレーム構成でデジタル信号を伝送することとしており、RF チャンネルを捕捉するためには、フレーム同期パターンを検出して同期を確立する必要がある。

このフレーム同期パターンは、BPSK 変調方式により伝送される 20 シンボ

特平 1 1 - 2 8 4 2 1 4

ルのデジタル信号で構成され、図 1 5 に示すような同期捕捉回路は、B P S K デマッパ 7 3 によりデジタル信号を復元し、フレーム同期パターン検出回路 7 4 により所定のフレーム同期パターンを検出する。

【 0 0 0 4 】

B P S K デマッパ 7 3 は、ベースバンド信号の同相 (I : In-phase) 成分と直交 (Q : Quadrature-Phase) 成分に基づいて I - Q ベクトル平面上での信号点位置を特定し、その信号点位置から求められる位相によりデジタル信号の値 (0 又は 1) を特定する。

例えば、B P S K デマッパ 7 3 は、図 1 6 に示すような I - Q ベクトル平面において、信号点が斜線部にあればデジタル信号の値を " 1 " とし、信号点が白地部にあれば " 0 " とする。すなわち、B P S K デマッパ 7 3 は、受信信号の位相を示す信号点が I - Q ベクトル平面上の B P S K 判定基準境界線 B L により分けられる 2 つの領域のいずれに存在するかにより、伝送されたデジタル信号の値を特定する。

【 0 0 0 5 】

ここで、B S デジタル放送を受信する際には、まず、受信電波を O D U (OutDoor Unit) にて中間周波信号である B S - I F (Broadcasting Satellite-Intermediate Frequency) 信号にダウンコンバートする。

そして、この B S - I F 信号を所定の周波数に固定された局部発振信号を用いて準同期検波することにより、ベースバンド信号を得る。

準同期検波を行う際に用いられる局部発振信号は、所定の周波数に固定されていることから、O D U にてダウンコンバートする際に生じた周波数誤差は、B S - I F 信号に現れると共に、ベースバンド信号にも現れることとなる。

【 0 0 0 6 】

また、このような同期捕捉回路では、フレーム同期パターンを検出する際、キャリア (搬送波) を再生するための周波数同期が行われない。

このため、フレーム同期パターンを検出する際には、B P S K デマッパ 7 3 がベースバンド信号から特定する I - Q ベクトル平面上の信号点は、周波数誤差により、シンボル毎に I - Q ベクトル平面上を回転方向に移動する。つまり、受信

特平 1 1 - 2 8 4 2 1 4

信号位相角が変化して位相回転が生じる。

【 0 0 0 7 】

すなわち、例えば、送信側でビット“ 1 ”を割り当てた信号点の位置は、受信側では、20ビットのフレーム同期パターンを示すシンボルを受信する間に、図 17 に示すような I - Q ベクトル平面上を回転方向に移動していく。

【 0 0 0 8 】

こうした周波数誤差を含んだベースバンド信号から正しくフレーム同期パターンを検出するためには、送信側にて所定のデジタル信号の値（“ 0 ” 又は “ 1 ”）を割り当てた信号点が、受信側でフレーム同期パターンを構成するシンボルを受信する間に、I - Q ベクトル平面上の B P S K 判定基準境界線 B L を跨がないようにしなければならない。

【 0 0 0 9 】

ここで、送信側で所定のデジタル信号の値（“ 0 ” 又は “ 1 ”）を割り当てた信号点が、受信側で I - Q ベクトル平面上の B P S K 判定基準境界線 B L を跨いでしまうと、B P S K デマッパ 7 3 は、それ以後、反転したデジタル信号の値に変換する。従って、フレーム同期パターンを正しく検出することができない。

【 0 0 1 0 】

【発明が解決しようとする課題】

上記従来の同期捕捉回路では、B P S K 判定基準境界線 B L が固定された 1 つの I - Q ベクトル平面上で信号点の位置を特定し、デジタル信号に変換している。

【 0 0 1 1 】

この点、B S デジタル放送の伝送方式に対応するため、B P S K 判定基準境界線 B L の位置が異なる（位相が回転した）複数の B P S K デマッパを設けて、ベースバンド信号に位相誤差が生じてもフレーム同期パターンを正しく検出できるようにした同期捕捉回路がある。

【 0 0 1 2 】

しかし、このような同期捕捉回路でも、各 B P S K デマッパでは、B P S K 判

特平 1 1 - 2 8 4 2 1 4

定基準境界線 B_L を固定した 1 つの $I-Q$ ベクトル平面上で信号点の位置を特定してデジタル信号に変換することから、ベースバンド信号に含まれる周波数誤差が所定の値より大きくなる場合には、フレーム同期パターンを正しく検出することができなかった。

【 0 0 1 3 】

ここで、 $BPSK$ 判定基準境界線 B_L を固定した場合、送信側で所定のデジタル信号の値 (0 又は 1) を割り当てた信号点が、受信側でフレーム同期パターンを示すシンボルを受信する間に $BPSK$ 判定基準境界線 B_L を跨ぐことなく受信することができる最大の周波数誤差 Δf は、数式 1 により求められる。

【 0 0 1 4 】

【 数 1 】

$$\Delta f = ((\pi / N) / 2 \pi) \times F_s$$

ここで、 π は円周率を示し、 N はフレーム同期パターンのシンボル数を示し、 F_s は、シンボルレートを示す。

【 0 0 1 5 】

これにより、例えば、シンボルレートが 28.860 MHz である BS デジタル放送の場合、20 シンボルで構成されるフレーム同期パターンを正しく検出できるための最大の周波数誤差は、 $+/-721.5 \text{ kHz}$ となる。

【 0 0 1 6 】

一方、 BS デジタル放送では、1 つの RF チャンネルを捕捉する際、ベースバンド信号に含まれる周波数誤差が $+/-2 \text{ MHz}$ となる範囲からフレーム同期パターンを検出できなければならない。

【 0 0 1 7 】

このため、従来の同期捕捉回路では、 AFC 回路 79 の出力を調整して、ベースバンド信号に含まれる周波数誤差が 0 Hz である場合にフレーム同期パターンを検出するためのスキャンと、周波数誤差が $+1.3 \text{ MHz}$ である場合にフレーム同期パターンを検出するためのスキャンと、周波数誤差が -1.3 MHz である場合にフレーム同期パターンを検出するためのスキャンという、3 通りのスキャンを順次実行する必要があった。

特平 1 1 - 2 8 4 2 1 4

【 0 0 1 8 】

このような従来の同期捕捉回路によると、RFチャンネルを捕捉するための周波数と受信側にて選局するためのローカル発振器の周波数との偏差が最大となる場合に、ベースバンド信号に含まれる周波数誤差が最大となる。

この場合には、上記3通りのスキャンを順次実行する必要があり、RFチャンネルを捕捉するまでに長い時間を要していた。

【 0 0 1 9 】

この発明は、上記実状に鑑みてなされたものであり、短時間で同期を確立してチャンネルを捕捉することができる同期捕捉回路を提供することを目的とする。

【 0 0 2 0 】

【課題を解決するための手段】

上記目的を達成するため、この発明の第1の観点に係る同期捕捉回路は、

受信電波をダウンコンバートした中間周波信号により伝送されたベースバンド信号を受信して無線周波チャンネルを捕捉する回路であって、

所定の周波数範囲にある中間周波信号により伝送されたベースバンド信号を受信して所定のフレーム同期パターンを検出する第1のパターン検出手段と、

前記第1のパターン検出手段がフレーム同期パターンを検出可能なベースバンド信号を伝送する中間周波信号の周波数範囲よりも、高周波の周波数範囲にある中間周波信号により伝送されたベースバンド信号を受信して、所定のフレーム同期パターンを検出する第2のパターン検出手段と、

前記第1のパターン検出手段がフレーム同期を検出可能なベースバンド信号を伝送する中間周波信号の周波数範囲よりも、低周波の周波数範囲にある中間周波信号により伝送されたベースバンド信号を受信して、所定のフレーム同期パターンを検出する第3のパターン検出手段と、

前記第1乃至第3のパターン検出手段のいずれかがフレーム同期パターンを検出すると、フレーム同期を確立してベースバンド信号に含まれる周波数誤差を除去するためのキャリアを再生するキャリア再生手段とを備える、

ことを特徴とする。

【 0 0 2 1 】

特平 1 1 - 2 8 4 2 1 4

この発明によれば、第 1 乃至第 3 のパターン検出手段により異なる周波数範囲にある中間周波信号により伝送されたベースバンド信号を同時に受信して、フレーム同期パターンを検出することができる。

これにより、素早くフレーム同期を確立して短時間で R F チャンネルを捕捉することができる。

【 0 0 2 2 】

各前記第 1 乃至第 3 のパターン検出手段は、それぞれ、

受信したベースバンド信号の位相を特定して、特定した位相に対応したデジタル信号に変換する信号変換手段と、

前記信号変換手段の変換により生成されたデジタル信号に所定のフレーム同期パターンが含まれているか否かを判別する信号判別手段とを備えることが望ましい。

これにより、B P S K 変調方式等の位相変調方式により伝送されるフレーム同期パターンを検出することができる。

【 0 0 2 3 】

前記信号変換手段は、

ベースバンド信号の位相に対応したデジタル信号に変換する際にデジタル信号の値を特定する基準となる判定基準境界線の位相が、それぞれ $\phi = 45^\circ \times n$ (n は 0 ~ 7 の整数) だけ回転した位相平面上でベースバンド信号の位相を特定してデジタル信号に変換する 8 つのデマッピング手段を備え、

前記信号判別手段は、

前記 8 つのデマッピング手段それぞれの変換により生成された各デジタル信号系列に所定のフレーム同期パターンが含まれているか否かを判別する 8 つの系列判別手段と、

前記 8 つの系列判別手段のうちの少なくとも 1 つによりデジタル信号系列に所定のフレーム同期パターンが含まれていると判別されると、フレーム同期パターンが検出されたことを前記キャリア再生手段に通知する手段とを備えることが望ましい。

これにより、階層化伝送方式といった、各種の変調方式が多重化されて情報が

特平 1 1 - 2 8 4 2 1 4

伝送される場合にベースバンド信号に位相誤差が生じてもフレーム同期パターンを正しく検出することができる。

【 0 0 2 4 】

また、各前記第 1 乃至第 3 のパターン検出手段は、それぞれ、
ベースバンド信号の位相を回転させるための波形データを生成する波形データ作成手段と、

前記波形データ作成手段により作成された波形データと受信したベースバンド信号との複素演算を実行することによりベースバンド信号の位相を回転させる複素演算実行手段とを備え、

前記キャリア再生手段は、

前記第 1 乃至第 3 のパターン検出手段のうちのいずれがフレーム同期パターンを検出したかを特定する特定手段と、

前記第 1 乃至第 3 のパターン検出手段のうち、前記特定手段により特定されたものが備える前記複素演算実行手段が位相を回転させたベースバンド信号を選択する信号選択手段と、

前記信号選択手段により選択されたベースバンド信号の位相と絶対位相とを比較して位相誤差を特定する位相誤差特定手段と、

前記位相誤差特定手段により特定された位相誤差に基づいてベースバンド信号に含まれる周波数誤差を特定する周波数誤差特定手段と、

前記位相誤差特定手段により特定された位相誤差と前記周波数誤差特定手段により特定された周波数誤差に基づいて、前記第 1 乃至第 3 のパターン検出手段のうち、前記特定手段により特定されたものが備える前記波形データ作成手段を制御して、ベースバンド信号に含まれる位相誤差と周波数誤差を除去するためのキャリアを再生する手段とを備えることが望ましい。

これにより、フレーム同期が確立した場合にベースバンド信号に含まれる位相誤差や周波数誤差を除去する位相同期や周波数同期を行うことができる。

【 0 0 2 5 】

また、この発明の第 2 の観点に係る同期捕捉回路は、

受信電波を周波数変換して得られた中間周波信号により伝送されたベースバン

特平 1 1 - 2 8 4 2 1 4

ド信号を受信してB Sデジタル放送における無線周波チャンネルを捕捉する回路であって、無線周波チャンネルを捕捉するための中間周波信号の周波数範囲全体に対応した周波数誤差を含むベースバンド信号を受信し、周波数誤差の範囲に応じたデジタル信号への変換を行ってフレーム同期パターンを検出し、フレーム同期パターンを検出したベースバンド信号に含まれる周波数誤差の範囲に基づいて、ベースバンド信号の周波数に同期するキャリアを再生してフレーム同期を確立する、

ことを特徴とする。

【0026】

この発明によれば、B Sデジタル放送の無線周波チャンネルを捕捉するために受信したベースバンド信号に含まれる周波数誤差の範囲に応じて変換したデジタル信号からフレーム同期パターンを検出することができ、素早くフレーム同期を確立して、短時間でR Fチャンネルを捕捉することができる。

【0027】

また、この発明の第3の観点に係る同期捕捉回路は、

受信信号をダウンコンバートした中間周波信号により伝送されたベースバンド信号を受信して無線周波チャンネルを捕捉する同期捕捉回路であって、

シンボル単位で位相変調された受信ベースバンド信号の位相を特定して、特定した位相に対応するデジタル信号に変換する信号変換手段と、

前記信号変換手段の変換により生成されたデジタル信号に基づいて、前記無線周波チャンネルに割り当てられる帯域の中心周波数が、中間周波信号の所定の周波数範囲内にある中間周波信号の周波数に対応する場合に、ベースバンド信号により伝送される所定のフレーム同期パターンを検出する第1のパターン検出手段と、

前記信号変換手段の変換により生成されたデジタル信号に基づいて、前記無線周波チャンネルに割り当てられる帯域の中心周波数が、前記第1のパターン検出手段によりフレーム同期パターンを検出可能な中間周波信号の周波数範囲よりも、高周波の周波数範囲内にある中間周波信号の周波数に対応する場合に、ベースバンド信号により伝送される所定のフレーム同期パターンを検出する第2のパ

特平 1 1 - 2 8 4 2 1 4

ターン検出手段と、

前記信号変換手段の変換により生成されたデジタル信号に基づいて、前記無線周波チャンネルに割り当てられる帯域の中心周波数が、前記第 2 のパターン検出手段によりフレーム同期パターンを検出可能な中間周波信号の周波数範囲よりも、さらに高周波の周波数範囲内にある中間周波信号の周波数に対応する場合に、ベースバンド信号により伝送される所定のフレーム同期パターンを検出する第 3 のパターン検出手段と、

前記信号変換手段の変換により生成されたデジタル信号に基づいて、前記無線周波チャンネルに割り当てられる帯域の中心周波数が、前記第 1 のパターン検出手段によりフレーム同期パターンを検出可能な中間周波信号の周波数範囲よりも、低周波の周波数範囲内にある中間周波信号の周波数に対応する場合に、ベースバンド信号により伝送される所定のフレームパターンを検出する第 4 のパターン検出手段と、

前記信号変換手段の変換により生成されたデジタル信号に基づいて、前記無線周波チャンネルに割り当てられる帯域の中心周波数が、前記第 4 のパターン検出手段によりフレーム同期パターンを検出可能な中間周波信号の周波数範囲よりも、さらに低周波の周波数範囲内にある中間周波信号の周波数に対応する場合に、ベースバンド信号により伝送される所定のフレームパターンを検出する第 5 のパターン検出手段と、

前記第 1 乃至第 5 のパターン検出手段のいずれかがフレーム同期パターンを検出すると、ベースバンド信号に含まれる周波数誤差に対応したオフセット周波数だけベースバンド信号の周波数を変換して前記信号変換手段に位相を特定させることにより、前記第 1 のパターン検出手段にフレーム同期パターンを検出させてフレーム同期を確立する周波数制御手段とを備える、

ことを特徴とする。

【 0 0 2 8 】

この発明によれば、第 1 乃至第 5 のパターン検出手段は、それぞれ、信号変換手段の変換により生成されたデジタル信号に基づいて、無線周波チャンネルに割り当てられた帯域の中心周波数が、所定の周波数範囲にある中間周波信号の周

特平 1 1 - 2 8 4 2 1 4

波数に対応する場合に、フレーム同期パターンを検出することができる。

そして、フレーム同期パターンを検出すると、ベースバンド信号に含まれる周波数誤差に応じたオフセット周波数だけベースバンド信号の周波数を変更して、第 1 のパターン検出手段によりフレーム同期パターンを検出することができる。

これにより、第 1 のパターン検出手段を他のパターン検出手段よりも広い帯域のベースバンド信号からフレーム同期パターンを検出することができるようにしておくことで、広い周波数範囲を素早くスキャンすると共に、安定したフレーム同期を確立することができる。

【 0 0 2 9 】

また、前記信号変換手段は、

ベースバンド信号の位相に対応したデジタル信号に変換する際にデジタル信号の値を特定する基準となる判定基準境界線の位相が、それぞれ $\phi = 45^\circ \times n$ (n は 0 ～ 7 の整数) だけ回転した位相平面上でベースバンド信号の位相を特定してデジタル信号に変換する 8 つのデマッピング手段を備え、

前記第 1 のパターン検出手段は、

前記 8 つのデマッピング手段それぞれの変換により生成された各デジタル信号系列に所定のフレーム同期パターンが含まれているか否かを判別する 8 つの系列判別手段と、

前記 8 つの系列判別手段のうちの少なくとも 1 つにより所定のフレーム同期パターンが含まれていると判別されると、フレーム同期パターンが検出されたことを前記周波数制御手段に通知する手段とを備え、

前記第 2 及び第 4 のパターン検出手段は、

それぞれが前記 8 つのデマッピング手段の変換により生成された各デジタル信号系列のうち 3 つを用いて所定のフレーム同期パターンが含まれているか否かを判別する 8 つの第 1 の回転系列判別手段を備え、

前記第 3 及び第 5 のパターン検出手段は、

それぞれが前記 8 つのデマッピング手段の変換により生成された各デジタル信号系列のうち 4 つを用いて所定のフレーム同期パターンが含まれているか否かを判別する 8 つの第 2 の回転系列判別手段を備えることが望ましい。

特平 1 1 - 2 8 4 2 1 4

【 0 0 3 0 】

また、前記第 1 及び第 2 の回転系列判別手段は、

ディジタル信号系列をビット毎に遅延させる遅延手段と、

前記遅延手段から、受信時刻の経過に従って判定基準境界線の位相が同一方向に回転するようにディジタル信号系列を抽出して所定のフレーム同期パターンが含まれているか否かを判別する手段を備えることが望ましい。

これにより、第 2 乃至第 5 のパターン検出手段は、それぞれ異なった周波数範囲に対応するベースバンド信号により伝送されるフレーム同期パターンを検出することができる。

【 0 0 3 1 】

より具体的には、前記第 2 のパターン検出手段が備える前記第 1 の回転系列判別手段と前記第 4 のパターン検出手段が備える前記第 1 の回転系列判別手段は、受信時刻の経過に従って判定基準境界線の位相が回転する方向が、互いに逆となるように前記遅延手段からディジタル信号系列を抽出し、

前記第 3 のパターン検出手段が備える前記第 2 の回転系列判別手段と前記第 5 のパターン検出手段が備える前記第 2 の回転系列判別手段は、受信時刻の経過に従って判定基準境界線の位相が回転する方向が、互いに逆となるように前記遅延手段からディジタル信号系列を抽出することが望ましい。

【 0 0 3 2 】

また、前記周波数制御手段は、

ベースバンド信号の位相を回転させるための波形データを生成する波形データ作成手段と、

前記波形データ作成手段により作成された波形データと受信したベースバンド信号との複素演算を実行することによりベースバンド信号の位相を回転させる複素演算実行手段と、

前記複素演算実行手段により位相が回転させられたベースバンド信号の位相と絶対位相とを比較して位相誤差を特定する位相誤差特定手段と、

前記位相誤差特定手段により特定された位相誤差に基づいてベースバンド信号に含まれる周波数誤差を特定する周波数誤差特定手段と、

特平 1 1 - 2 8 4 2 1 4

前記位相誤差特定手段により特定された位相誤差と前記周波数誤差特定手段により特定された周波数誤差に基づいて、前記波形データ作成手段を制御して、ベースバンド信号に含まれる位相誤差と周波数誤差を除去するためのキャリアを再生する手段とを備える、

ことが望ましい。

【 0 0 3 3 】

また、この発明の第 4 の観点に係る同期捕捉方法は、

受信電波をダウンコンバートした中間周波信号により伝送されたベースバンド信号を受信して無線周波チャンネルを捕捉するための方法であって、

所定の周波数範囲にある中間周波信号により伝送されるベースバンド信号を受信して所定のフレーム同期パターンを検出する第 1 のパターン検出ステップと、

前記第 1 のパターン検出ステップにてフレーム同期パターンを検出可能なベースバンド信号を伝送する中間周波信号の周波数範囲よりも、高周波の周波数範囲にある中間周波信号により伝送されたベースバンド信号を前記第 1 のパターン検出ステップと同時に受信して、所定のフレーム同期パターンを検出する第 2 のパターン検出ステップと、

前記第 1 のパターン検出ステップにてフレーム同期パターンを検出可能なベースバンド信号を伝送する中間周波信号の周波数範囲よりも、低周波の周波数範囲にある中間周波信号により伝送されたベースバンド信号を前記第 1 及び第 2 のパターン検出ステップと同時に受信して、所定のフレーム同期パターンを検出する第 3 のパターン検出ステップと、

前記第 1 乃至第 3 のパターン検出ステップのいずれかにおいてフレーム同期パターンを検出すると、フレーム同期を確立してベースバンド信号に含まれる周波数誤差を除去するためのキャリアを再生するキャリア再生ステップとを備える、

ことを特徴とする。

【 0 0 3 4 】

【発明の実施の形態】

(第 1 の実施の形態)

以下に、図面を参照して、この発明の第 1 の実施の形態に係る同期捕捉回路に

特平 1 1 - 2 8 4 2 1 4

ついて詳細に説明する。

この同期捕捉回路は、ODU (OutDoor Unit) 等が受信電波をダウンコンバートすることにより得られたBS-IF (Broadcasting Satellite-Intermediate Frequency) 信号を、直交検波器で準同期検波し、得られたベースバンド信号を量子化したものを受信して同期を確立する。

【0035】

この同期捕捉回路に入力されるベースバンド信号は、必要とするC/N (Carrier-to-Noise ratio) 値が異なる複数の変調方式、例えば8PSK (Phase Shift Keying) 変調、QPSK (Quadrature PSK) 変調、BPSK (Binary PSK) 変調が時間毎に組み合わされ、フレーム毎に繰り返して伝送される。このような伝送方式を階層化伝送方式という。

【0036】

図1は、この階層化伝送方式のフレーム構造を示す図である。

図示するように、このフレームは、39936シンボルで1フレームを形成し、192シンボルからなるヘッダ部100と、複数の対として形成された203シンボルの主信号部101及び4シンボルのバーストシンボル部102とから構成される。

【0037】

ヘッダ部100は、BPSK変調で伝送されるフレーム同期パターン110と、TMCC (Transmission and Multiplexing Configuration Control) データ111と、スーパーフレーム識別パターン112とを含んでいる。

【0038】

フレーム同期パターン110は、32ビットのうち所定の20ビットを使用してフレーム同期を確立するためのビットストリームを伝送するためのものである。このフレーム同期を確立するためのビットストリームを送出する順に ($S_{19} S_{18} S_{17} \cdots S_1 S_0$) とすると、($S_{19} S_{18} S_{17} \cdots S_1 S_0$) = (11101100110100101000) である。

【0039】

TMCCデータ111は、時間分割で多重化された変調方式の多重構成を示す

特平 1 1 - 2 8 4 2 1 4

伝送多重構成識別データである。

【 0 0 4 0 】

ところで、このフレームは、8つのフレームによりスーパーフレームを構成する。そして、スーパーフレーム識別パターン 1 1 2 は、各フレームのスーパーフレーム内での位置を識別するためのパターンである。

【 0 0 4 1 】

主信号部 1 0 1 は、T C 8 P S K (Trellis-Coded 8PSK) や Q P S K といった変調方式を用いて伝送される。また、バーストシンボル部 1 0 2 は、B P S K を用いて伝送され、フレームごとにリセットされる P N (Pseudo Noise) 信号であり、エネルギー拡散がなされている。

【 0 0 4 2 】

また、送信側では、各変調方式毎に以下に述べるようなマッピングが行われる。

【 0 0 4 3 】

図 2 (a) は、変調方式に 8 P S K を用いた場合の信号点配置を示す。

8 P S K 変調方式は、3ビットのデジタル信号 (a b c : a, b, c = 0 又は 1) を図 2 (a) に示すような8つの異なる位相に割り当てて伝送する方式である。

【 0 0 4 4 】

すなわち、この 8 P S K 変調方式において1シンボルを構成するビットの組み合わせは、(0 0 0)、(0 0 1)、(0 1 0)、(0 1 1)、(1 0 0)、(1 0 1)、(1 1 0)、(1 1 1)の8通りである。そして、これら3ビットからなるデジタル信号は、図 2 (a) の送信側 I - Q (In phase-Quadrature) ベクトル平面上の信号点配置" 0 " ~ " 7 " に変換される。この変換を 8 P S K マッピングと呼ぶ。

【 0 0 4 5 】

図 2 (a) では、一例として、ビット列 (0 0 0) を信号点配置" 0 " に、ビット列 (0 0 1) を信号点配置" 1 " に、ビット列 (1 0 1) を信号点配置" 2 " に、ビット列 (1 0 0) を信号点配置" 3 " に、ビット列 (1 1 0) を信号点

特平 1 1 - 2 8 4 2 1 4

配置” 4 ” に、ビット列 (1 1 1) を信号点配置” 5 ” に、ビット列 (0 1 1) を信号点配置” 6 ” に、ビット列 (0 1 0) を信号点配置” 7 ” に変換している。

【 0 0 4 6 】

図 2 (b) は、変調方式に Q P S K を用いた場合の信号点配置を示す。

Q P S K 変調方式は、2 ビットのデジタル信号 (d e : d , e = 0 又は 1) を図 2 (b) に示すような 4 つの異なる位相に割り当てて伝送する方式である。

【 0 0 4 7 】

すなわち、この Q P S K 変調方式において 1 シンボルを構成するビットの組み合わせは、(0 0) 、 (0 1) 、 (1 0) 、 (1 1) の 4 通りである。そして、図 2 (b) では、一例として、ビット列 (0 0) を信号点配置” 1 ” に、ビット列 (1 0) を信号点配置” 3 ” に、ビット列 (1 1) を信号点配置” 5 ” に、ビット列 (0 1) を信号点配置” 7 ” に変換する。この変換を Q P S K マッピングと呼ぶ。

なお、図 2 (b) において、信号点配置と配置番号の関係は、8 P S K の場合、すなわち図 2 (a) における信号点配置と配置番号の関係と同一としている。

【 0 0 4 8 】

同様に、図 2 (c) は、変調方式に B P S K を用いた場合の信号点位置を示し、B P S K 変調方式は、1 ビットのデジタル信号 (f : f = 0 又は 1) を 2 つの異なる位相に割り当てて伝送する。

図 2 (c) では、一例として、ビット (0) を信号点配置” 0 ” に、ビット (1) を信号点配置” 4 ” に変換する。この変換を B P S K マッピングと呼ぶ。

【 0 0 4 9 】

このような階層化伝送方式でデジタル信号を伝送するための搬送波を受信して同期をとる同期捕捉回路は、図 3 に示すように、数値制御発振器 1 - 1 ~ 1 - 3 と、複素演算回路 2 - 1 ~ 2 - 3 と、帯域制限フィルタ 3 - 1 ~ 3 - 3 と、B P S K (Binary Phase Shift Keying) デマッパ 4 - 1 ~ 4 - 3 と、フレーム同期パターン検出回路 5 - 1 ~ 5 - 3 と、タイミング生成回路 6 と、セレクタ 7 と、位相誤差検出回路 8 と、周波数誤差演算回路 9 と、ループフィルタ 1 0 と、A

特平11-284214

FC (Automatic Frequency Control) 回路11とを備えている。

【0050】

数値制御発振器1-1~1-3は、それぞれ正弦波データ $\sin \theta_1 \sim \sin \theta_3$ 及び余弦波データ $\cos \theta_1 \sim \cos \theta_3$ を生成するためのものであり、AFC回路11から受けた位相信号 $\theta_1 \sim \theta_3$ に応じた正弦波形或いは余弦波形の振幅を示すデジタル信号を生成してそれぞれ複素演算回路2-1~2-3に送る。

【0051】

複素演算回路2-1~2-3は、反転回路、乗算器等から構成され、量子化されたベースバンド信号の位相誤差、周波数誤差を除去するための演算を実行するためのものである。

より具体的には、複素演算回路2-1~2-3は、それぞれ位相誤差、周波数誤差を含んだベースバンド信号の同相成分Iと直交成分Qを受ける。また、複素演算回路2-1~2-3は、それぞれ数値制御発振器1-1~1-3から正弦波データ $\sin \theta_1 \sim \sin \theta_3$ 及び余弦波データ $\cos \theta_1 \sim \cos \theta_3$ を受け、そして、複素演算回路2-1~2-3は、正弦波データ $\sin \theta_1 \sim \sin \theta_3$ 及び余弦波データ $\cos \theta_1 \sim \cos \theta_3$ に反転処理等を施した後、ベースバンド信号の同相成分I及び直交成分Qにかけあわせ、I（同相）信号RI1~RI3とQ（直交）信号RQ1~RQ3を生成する。

複素演算回路2-1~2-3は、それぞれ生成したI信号RI1~RI3とQ信号RQ1~RQ3を帯域制限フィルタ3-1~3-3に送る。

【0052】

帯域制限フィルタ3-1~3-3は、レイズドコサイン特性のデジタルローパスフィルタ等から構成され、それぞれ複素演算回路2-1~2-3から受けたI信号RI1~RI3とQ信号RQ1~RQ3の通過帯域を制限して、符号間干渉のないデータ波形を生成するためのものである。帯域制限フィルタ3-1~3-3は、帯域を制限したI信号DI1~DI3とQ信号DQ1~DQ3を、それぞれBPSKデマッパ4-1~4-3に送る。

また、帯域制限フィルタ3-1~3-3は、I信号DI1~DI3とQ信号D

特平 1 1 - 2 8 4 2 1 4

Q 1 ~ D Q 3 をセレクタ 7 にも送る。

【 0 0 5 3 】

B P S K デマッパ 4 - 1 ~ 4 - 3 は、B P S K 変調されて伝送される 2 0 シンボルのフレーム同期パターン 1 1 0 を検出するために、送信側にて施される B P S K マッピングとは逆に、ベースバンド信号の信号点位置からデジタル信号を復元するためのものである。

より具体的には、B P S K デマッパ 4 - 1 ~ 4 - 3 は、それぞれ帯域制限フィルタから I 信号 D I 1 ~ D I 3 と Q 信号 D Q 1 ~ D Q 3 を受けて、図 4 (a) ~ (h) に例示するような受信側の I - Q ベクトル平面上での受信信号点を求める。B P S K デマッパ 4 - 1 ~ 4 - 3 は、I - Q ベクトル平面上の受信信号点の位置に応じたデジタル信号 (0 又は 1) に変換する。

ここで、各 B P S K デマッパ 4 - 1 ~ 4 - 3 は、図 5 に示すように、それぞれ 8 つの B P S K デマッピング回路 2 0 ~ 2 7 を備えている。

【 0 0 5 4 】

B P S K デマッピング回路 2 0 ~ 2 7 は、ROM (Read Only Memory) 等から構成され、各 B P S K デマッピング回路 2 0 ~ 2 7 は、図 4 (a) ~ (h) に示すような、B P S K 判定基準境界線 B L の位相が異なる 8 通りの I - Q ベクトル平面のうちのいずれか 1 つを用いてデジタル信号への変換を行う。

すなわち、B P S K デマッピング回路 2 0 ~ 2 7 は、送信側の I - Q ベクトル平面を $\phi = 45^\circ \times n$ ($n = 0 \sim 7$ の整数) だけ回転させた場合に対応するべく B P S K 判定基準境界線 B L の位相を回転させた I - Q ベクトル平面上で、受信信号点を特定してデジタル信号に変換する。

【 0 0 5 5 】

以下では、B P S K デマッピング回路 2 0 が、図 4 (a) に示す I - Q ベクトル平面を用いてデジタル信号への変換を行い、以下順に、B P S K デマッピング回路 2 1 ~ 2 7 が、それぞれ図 4 (b) ~ (h) に示す I - Q ベクトル平面を用いてデジタル信号への変換を行うものとする。

そして、各 B P S K デマッピング回路 2 0 ~ 2 7 は、復元したデジタル信号のビットストリーム B 0 ~ B 7 をフレーム同期パターン検出回路 5 - 1 ~ 5 - 3

特平 1 1 - 2 8 4 2 1 4

に送る。

【0056】

図3のフレーム同期パターン検出回路5-1～5-3は、BPSKデマッパ4-1～4-3が復元したデジタル信号からフレーム同期パターンを検出するためのものである。各フレーム同期パターン検出回路5-1～5-3は、この同期捕捉回路が受信したベースバンド信号に含まれる周波数誤差の大きさに応じた3つの異なる周波数範囲に対応し、BPSKデマッパ4-1～4-3からビットストリームB0～B7を受けてフレーム同期パターン110を検出する。

【0057】

すなわち、例えば、フレーム同期パターン検出回路5-1は、周波数誤差が+1.3(MHz)である周波数を中心とした ± 700 kHzの周波数範囲に対応し、フレーム同期パターン検出回路5-2は、周波数誤差が0(Hz)である周波数を中心とした ± 700 kHzの周波数範囲に対応し、フレーム同期パターン検出回路5-3は、周波数誤差が-1.3(MHz)である周波数を中心とした ± 700 kHzの周波数範囲に対応する。

【0058】

フレーム同期パターン検出回路5-1～5-3は、いずれも図6に示すような8つの同期検出回路30～37と、ORゲート38とを備える。

【0059】

同期検出回路30～37は、いずれも同一の構成を有しており、図7に示すように、20個のシフトレジスタ(遅延ラッチ $D_0 \sim D_{19}$)と、所定のビットに対して論理反転を施すインバータINと、ANDゲートA1とを備えている。

【0060】

ANDゲートA1は、遅延ラッチ $D_0 \sim D_{19}$ の状態($D_{19}D_{18}D_{17} \cdots D_1D_0$)が(11101100110100101000)となる場合に高電圧を出力する。これは、フレーム同期パターン110のビットストリームであり、ANDゲートA1の出力が高電位となることにより、同期検出回路30～37は、フレーム同期パターンを検出したことを示す。

ORゲート38は、同期検出回路30～37のうちのいずれかがフレーム同期

特平 1 1 - 2 8 4 2 1 4

パターン 1 1 0 を検出したことをタイミング生成回路 6 に通知する。

【 0 0 6 1 】

図 3 のタイミング生成回路 6 は、フレーム同期パターン検出回路 5 - 1 ~ 5 - 3 からフレーム同期パターン 1 1 0 を検出した旨の通知を受けてフレーム同期を確立するためのものである。

【 0 0 6 2 】

この際、タイミング生成回路 6 は、フレーム同期パターン検出回路 5 - 1 ~ 5 - 3 のうちのいずれがフレーム同期パターン 1 1 0 を検出したかを判別し、判別したフレーム同期パターン検出回路 5 - 1 ~ 5 - 3 に応じた選択信号をセレクタ 7 に送る。

【 0 0 6 3 】

すなわち、タイミング生成回路 6 は、フレーム同期パターン検出回路 5 - 1 がフレーム同期パターン 1 1 0 を検出したと判別すると、セレクタ 7 に帯域制限フィルタ 3 - 1 から出力された I 信号 D I 1 及び Q 信号 D Q 1 を選択させる選択信号を送る。また、タイミング生成回路 6 は、フレーム同期パターン検出回路 5 - 2 がフレーム同期パターン 1 1 0 を検出したと判別すると、セレクタ 7 に帯域制限フィルタ 3 - 2 から出力された I 信号 D I 2 及び Q 信号 D Q 2 を選択させる選択信号を送る。一方、タイミング生成回路 6 は、フレーム同期パターン検出回路 5 - 3 がフレーム同期パターン 1 1 0 を検出したと判別すると、セレクタ 7 に帯域制限フィルタ 3 - 3 から出力された I 信号 D I 3 及び Q 信号 D Q 3 を選択させる選択信号を送る。

【 0 0 6 4 】

また、タイミング生成回路 6 は、フレーム同期を確立すると、TMCC データ 1 1 1 を抽出してフレーム多重構成を識別し、周波数誤差演算回路 9 に TMCC 区間を特定するための TMCC 区間信号を送る。

【 0 0 6 5 】

さらに、タイミング生成回路 6 は、AFC 回路 1 1 に切換信号を送り、数値制御発振器 1 - 1 ~ 1 - 3 のうちのいずれか 1 つを、位相信号 $\theta_1 \sim \theta_3$ により制御させて、RF チャンネルを捕捉するためのキャリア（搬送波）を再生させる。

特平 1 1 - 2 8 4 2 1 4

対位相との位相誤差（受信信号位相回転角）を求める。

【0103】

位相誤差検出回路 8 は、求めた位相誤差に応じた位相誤差信号 P E D を周波数誤差演算回路 9 とループフィルタ 1 0 に送る。

【0104】

周波数誤差演算回路 9 は、タイミング生成回路 6 から受けた T M C C 区間信号により T M C C 区間を特定し、位相誤差検出回路 8 から受けた位相誤差信号 P E D により示される T M C C 区間における位相誤差から、希望周波数と再生キャリアの周波数との差（誤差周波数） Δf を求める。

【0105】

周波数誤差演算回路 9 は、求めた誤差周波数 Δf を A F C 回路 1 1 に通知する。

【0106】

ループフィルタ 1 0 は、位相誤差検出回路 8 から受けた位相誤差信号 P E D を平滑化して位相調整信号 $L \Delta f$ とし、A F C 回路 1 1 に送る。

【0107】

A F C 回路 1 1 は、位相信号 $\theta_1 \sim \theta_3$ のうち、タイミング生成回路 6 から受けた切換信号に従ったものを、周波数誤差演算回路 9 から通知された誤差周波数 Δf 及びループフィルタ 1 0 から受けた位相調整信号 $L \Delta f$ に応じて調整して数値制御発振器 1 - 1 ~ 1 - 3 のいずれかに供給する。

これにより、複素演算回路 2 - 1 ~ 2 - 3 に入力されるベースバンド信号の同相成分 I と直交成分 Q に含まれるキャリアの周波数誤差を除去するための正弦波データ $\sin \theta_1 \sim \sin \theta_3$ 及び余弦波データ $\cos \theta_1 \sim \cos \theta_3$ を生成して希望周波数のチャンネルを捕捉することができる。

【0108】

以上説明したように、この発明の第 1 の実施の形態に係る同期捕捉回路によれば、ベースバンド信号に含まれる周波数誤差が異なる 3 つの周波数範囲に対応してフレーム同期パターン 1 1 0 を検出することができる。従って、O D U でのダウンコンバートの際に生じる周波数誤差が所定の範囲内（ $\pm 2 \text{ MHz}$ の範囲

特平 11-284214

てデマッピングするBPSKデマッピング回路20から受けたビットストリームB0を遅延ラッチD₀~D₇により遅延させる。そして、ANDゲートA14-1は、遅延ラッチD₄~D₇の状態(D₇D₆D₅D₄)が(0010)となる場合に高電圧を出力する。

【0126】

ANDゲートA15-1は、ANDゲートA10-1~A14-1がいずれも高電圧を出力する場合に、高電圧を出力する。これにより、同期検出回路40-1は、フレーム同期パターン110を検出したとして、ORゲート48-1を介してタイミング生成回路55に通知する。

【0127】

図9の同期検出回路41-1~47-1も、それぞれ同期検出回路40-1と同様に、BPSKデマッパ53が備える8つのBPSKデマッピング回路20~27から受けるビットストリームB0~B7のうちの4つを用いてフレーム同期パターン110を検出できるように構成される。

ここで、同期検出回路40-1~47-1は、それぞれフレーム同期パターン110の第1ビットを受信する時点での受信信号位相回転角が $45^\circ \times n$ ($n=0\sim7$ の整数)だけ異なる場合に対応できるように適宜検出回路を構成する。

なお、同期検出回路40-1~47-1は、ビットストリームB0~B7をビットストリーム毎に遅延させる遅延ラッチD₀~D₁₉を共有することができ、論理積を求める遅延ラッチD₀~D₁₉の状態に応じた配線を行えばよい。

【0128】

図8のフレーム同期パターン検出回路54-2は、複素演算回路51が受けたベースバンド信号に+1.4MHz~+700kHzの周波数誤差が含まれている場合にフレーム同期パターン110を検出するため、図12に示すように、8つの同期検出回路40-2~47-2と、ORゲート48-2とを備えている。

【0129】

ここで、ベースバンド信号に含まれる周波数誤差が+1.4MHz~+700kHzである場合に正しくフレーム同期パターン110を検出するためには、例えば図13(a)~(c)に示すように、フレーム同期パターン110を示すシ

特平11-284214

ンボルを受信している間、すなわち20シンボルを受信する間に、I-Qベクトル平面上のBPSK判定基準境界線LNを2回だけ同一位相方向に回転してあげればよい。

なお、図13(a)～(c)に示す信号点の位置は、送信側にてビット"1"に対して割り当てられたものを示している。

【0130】

そこで、フレーム同期パターン検出回路54-2が備える同期検出回路40-2～47-2は、それぞれ、BPSKデマッパ53が備える8つのBPSKデマッピング回路20～27から受ける8通りのビットストリームB0～B7のうちの3つを用いてフレーム同期パターン110を検出する。

【0131】

例えば、図13(a)～(c)に示したような順でBPSK判定基準境界線LNを回転させたI-Qベクトル平面を用いて変換されたデジタル信号からフレーム同期パターン110を検出する回路が同期検出回路40-2であるとする。

この場合、同期検出回路40-2は、図14に示すように、4つのゲートA10-2～A13-2を備え、ビットストリームごとに直列に接続された遅延ラッチD0～D19を備えている。

【0132】

この同期検出回路40-2は、図4(c)に示すI-Qベクトル平面を用いてデマッピングするBPSKデマッピング回路22から受けたビットストリームB2を遅延ラッチD0～D19により遅延させる。そして、ANDゲートA10-2は、遅延ラッチD13～D19の状態(D19D18D17D16D15D14D13)が(1110110)となる場合に高電圧を出力する。

【0133】

また、同期検出回路40-2は、図4(e)に示すI-Qベクトル平面を用いてデマッピングするBPSKデマッピング回路24から受けたビットストリームB4を遅延ラッチD0～D12により遅延させる。そして、ANDゲートA11-2は、遅延ラッチD7～D12の状態(D12D11D10D9D8D7)が(011010)となる場合に高電圧を出力する。

特平11-284214

【0134】

また、同期検出回路40-2は、図4(g)に示すI-Qベクトル平面を用いてデマッピングするBPSKデマッピング回路26から受けたビットストリームB6を遅延ラッチ $D_0 \sim D_6$ により遅延させる。そして、ANDゲートA12-2は、遅延ラッチ $D_0 \sim D_6$ の状態($D_6 D_5 D_4 D_3 D_2 D_1 D_0$)が(0101000)となる場合に高電圧を出力する。

【0135】

ANDゲートA13-2は、ANDゲートA10-2~A12-2がいずれも高電圧を出力する場合に、高電圧を出力する。これにより、同期検出回路40-2は、フレーム同期パターン110を検出したとして、ORゲート48-2を介してタイミング生成回路55に通知する。

【0136】

図12の同期検出回路41-2~47-2も、それぞれ同期検出回路40-2と同様に、BPSKデマッパ53が備える8つのBPSKデマッピング回路20~27から受けるビットストリームB0~B7のうちの3つを用いてフレーム同期パターン110を検出できるように構成される。

ここで、同期検出回路40-2~47-2は、それぞれフレーム同期パターン110の第1ビットを受信する時点での受信信号位相回転角が $45^\circ \times n$ ($n=0 \sim 7$ の整数)だけ異なる場合に対応できるように適宜検出回路を構成する。

なお、同期検出回路40-2~47-2は、ビットストリームB0~B7をビットストリーム毎に遅延させる遅延ラッチ $D_0 \sim D_{19}$ を共有することができ、論理積を求める遅延ラッチ $D_0 \sim D_{19}$ の状態に応じた配線を行えばよい。

【0137】

図8のフレーム同期パターン検出回路54-3は、複素演算回路51が受けたベースバンド信号に $+700\text{kHz} \sim -700\text{kHz}$ の周波数誤差が含まれている場合にフレーム同期パターン110を検出するためのものであり、上記第1の実施の形態におけるフレーム同期パターン検出回路5-1~5-3のいずれか1つと同一の構成を有している。

【0138】

特平 1 1 - 2 8 4 2 1 4

フレーム同期パターン検出回路 5 4 - 4 は、複素演算回路 5 1 が受けたベースバンド信号に $-700\text{ kHz} \sim -1.4\text{ MHz}$ の周波数誤差が含まれている場合にフレーム同期パターン 1 1 0 を検出するためのものである。このフレーム同期パターン検出回路 5 4 - 4 は、フレーム同期パターン 1 1 0 を示すシンボルを受信する間に、フレーム同期パターン検出回路 5 4 - 2 とは逆の位相方向に B P S K 判定基準境界線 L N を 2 回だけ回転してデジタル信号を復元するように構成される。

【 0 1 3 9 】

フレーム同期パターン検出回路 5 4 - 5 は、複素演算回路 5 1 が受けたベースバンド信号に $-1.4\text{ MHz} \sim -2.1\text{ MHz}$ の周波数誤差が含まれている場合にフレーム同期パターン 1 1 0 を検出するためのものである。このフレーム同期パターン検出回路 5 4 - 5 は、フレーム同期パターン 1 1 0 を示すシンボルを受信する間に、フレーム同期パターン検出回路 5 4 - 1 とは逆の位相方向に B P S K 判定基準境界線 L N を 4 回だけ回転してデジタル信号を復元するように構成される。

【 0 1 4 0 】

タイミング生成回路 5 5 は、フレーム同期パターン検出回路 5 4 - 1 ~ 5 4 - 5 からフレーム同期パターン 1 1 0 を検出した旨の通知を受けるタイミングによりフレーム同期を確立するためのものである。

また、タイミング生成回路 5 5 は、フレーム同期を確立すると、T M C C データ 1 1 1 を抽出してフレーム多重構成を識別し、周波数誤差演算回路 5 7 に T M C C 区間を特定するための T M C C 区間信号を送る。

【 0 1 4 1 】

さらに、タイミング生成回路 5 5 は、フレーム同期パターン検出回路 5 4 - 1 ~ 5 4 - 5 のいずれかからフレーム同期パターン 1 1 0 を検出した旨の通知を受けると、フレーム同期パターン検出回路 5 4 - 1 ~ 5 4 - 5 のうちのどれがフレーム同期パターン 1 1 0 を検出したかを判別する。そして、タイミング生成回路 5 5 は、この判別結果に基づいて、A F C 回路 5 9 に R F チャンネルを捕捉するためのオフセット周波数を通知する。

特平 11-284214

【0142】

位相誤差検出回路 56 は、帯域制限フィルタ 52 から受けた I 信号 DI と Q 信号 DQ に基づいて I-Q ベクトル平面上での信号点位置を特定して、信号点位置が示す位相と絶対位相との位相誤差（受信信号位相回転角）を求めるためのものである。

位相誤差検出回路 56 は、求めた位相誤差に応じた位相誤差信号 PED を生成して周波数誤差演算回路 57 とループフィルタ 58 に送る。

【0143】

周波数誤差演算回路 57 は、タイミング生成回路 55 から受けた TMCC 区間信号により TMCC 区間を特定して、位相誤差検出回路 56 から受けた位相誤差信号 PED に示された TMCC 区間における位相誤差に基づき希望周波数と再生キャリアの周波数との差（誤差周波数） Δf を求めるためのものである。

周波数誤差演算回路 57 は、求めた誤差周波数 Δf を AFC 回路 59 に通知する。

【0144】

ループフィルタ 58 は、位相誤差検出回路 56 から受けた位相誤差信号 PED を平滑化するローパスフィルタであり、平滑化した位相誤差信号 PED を位相調整信号 $L\Delta f$ として AFC 回路 59 に供給する。

【0145】

AFC 回路 59 は、周波数誤差演算回路 57 から受けた誤差周波数 Δf 及びループフィルタ 10 から受けた位相調整信号 $L\Delta f$ に応じた位相信号 θ を生成してキャリア（搬送波）を再生するためのものである。

また、AFC 回路 59 は、タイミング生成回路 55 から通知されたオフセット周波数に応じた位相信号 θ により数値制御発振器 50 を制御して、フレーム同期パターン検出回路 54-3 がフレーム同期パターン 110 を検出できるような正弦波データ $\sin \theta$ 及び余弦波データ $\cos \theta$ を生成させる。

【0146】

次に、この発明の第 2 の実施の形態に係る同期捕捉回路の動作について説明する。

特平 1 1 - 2 8 4 2 1 4

【0147】

この発明の第2の実施の形態に係る同期捕捉回路において、数値制御発振器50と、複素演算回路51と、帯域制限フィルタ52と、位相誤差検出回路56と、周波数誤差演算回路57と、ループフィルタ58と、AFC回路59は、複素演算回路51に入力されるベースバンド信号の同相成分Iと直交成分Qに含まれるキャリア（搬送波）の周波数誤差を除去するためのキャリア再生のループを構成している。

【0148】

ここで、数値制御発振器50と、複素演算回路51と、帯域制限フィルタ52は、それぞれ上記第1の実施の形態の同期捕捉回路における数値制御発振器1-1～1-3と、複素演算回路2-1～2-3と、帯域制限フィルタ3-1～3-3と同様に動作する。

【0149】

この際、AFC回路59は、位相信号 θ を、複素演算回路51が受けるベースバンド信号に周波数誤差が含まれていない場合（周波数誤差が0Hzの場合）に、複素演算の結果、送信側で所定のデジタル信号（0又は1）に割り当てられた信号点の位相が受信側で回転しないような値に設定する。

【0150】

帯域制限フィルタ52から出力されたI信号DI及びQ信号DQは、BPSKデマッパ53と、位相誤差検出回路56に入力される。

【0151】

BPSKデマッパ53は、BPSKデマッピング回路20～27により、デジタル信号を復元して、フレーム同期パターン検出回路54-1～54-5に送る。

【0152】

フレーム同期パターン検出回路54-1～54-5は、それぞれ、ベースバンド信号に含まれる周波数誤差の異なる範囲に対応して、フレーム同期パターン110を検出する。

【0153】

特平11-284214

すなわち、フレーム同期パターン検出回路54-1は、複素演算回路51が受けるベースバンド信号に含まれる周波数誤差が $+2.1\text{MHz} \sim +1.4\text{MHz}$ である場合に、フレーム同期パターン110を検出する。

【0154】

同様に、フレーム同期パターン検出回路54-2は周波数誤差が $+1.4\text{MHz} \sim +700\text{kHz}$ である場合、フレーム同期パターン検出回路54-3は周波数誤差が $+700\text{kHz} \sim -700\text{kHz}$ である場合、フレーム同期パターン検出回路54-4は周波数誤差が $-700\text{kHz} \sim -1.4\text{MHz}$ である場合、フレーム同期パターン検出回路54-5は周波数誤差が $-1.4\text{MHz} \sim -2.1\text{MHz}$ である場合にフレーム同期パターン110を検出する。

【0155】

これにより、フレーム同期パターン検出回路54-3は、RFチャンネルに割り当てられる帯域の中心周波数が、ODU（図示せず）によるダウンコンバートの際、ローカル発振器（図示せず）の発振周波数を含む所定の周波数範囲内にある中間周波信号（BS-IF信号）の周波数に対応するように変換された場合に、フレーム同期パターン110を検出することができる。

また、フレーム同期パターン検出回路54-2は、RFチャンネルに割り当てられる帯域の中心周波数が、ODU（図示せず）によるダウンコンバートの際、フレーム同期パターン検出回路54-3がフレーム同期パターン110を検出可能な周波数範囲よりも高周波の周波数範囲内にある中間周波信号（BS-IF信号）の周波数に対応するように変換された場合に、フレーム同期パターン110を検出することができる。

さらに、フレーム同期パターン検出回路54-1は、RFチャンネルに割り当てられる帯域の中心周波数が、ODU（図示せず）によるダウンコンバートの際、フレーム同期パターン検出回路54-2がフレーム同期パターン110を検出可能な周波数範囲よりも、より高周波の周波数範囲内にある中間周波信号（BS-IF信号）の周波数に対応するように変換された場合に、フレーム同期パターン110を検出することができる。

【0156】

特平11-284214

また、フレーム同期パターン検出回路54-4は、RFチャンネルに割り当てられる帯域の中心周波数が、ODU（図示せず）によるダウンコンバートの際、フレーム同期パターン検出回路54-3がフレーム同期パターン110を検出可能な周波数範囲よりも低周波の周波数範囲内にある中間周波信号（BS-IF信号）の周波数に対応するように変換された場合に、フレーム同期パターン110を検出することができる。

さらに、フレーム同期パターン検出回路54-5は、RFチャンネルに割り当てられる帯域の中心周波数が、ODU（図示せず）によるダウンコンバートの際、フレーム同期パターン検出回路54-4がフレーム同期パターン110を検出可能な周波数範囲よりも、より低周波の周波数範囲内にある中間周波信号（BS-IF信号）の周波数に対応するように変換された場合に、フレーム同期パターン110を検出することができる。

【0157】

フレーム同期パターン検出回路54-1～54-5は、フレーム同期パターン110を検出すると、その旨をタイミング生成回路55に通知する。

【0158】

タイミング生成回路55は、フレーム同期パターン検出回路54-1～54-5のいずれかからフレーム同期パターン110を検出した旨の通知を受けると、この通知によりフレーム同期を確立し、TMCC区間を特定するためのTMCC区間信号を生成して周波数誤差演算回路57に送る。

【0159】

また、この際、タイミング生成回路55は、フレーム同期パターン検出回路54-1～54-5のうちのどれがフレーム同期パターン110を検出したかを判別し、判別結果に基づいて、AFC回路59にRFチャンネルを捕捉するためのオフセット周波数を通知する。

【0160】

より具体的には、タイミング生成回路55は、フレーム同期パターン検出回路54-1がフレーム同期パターン110を検出したと判別すると、オフセット周波数として+1.75MHzをAFC回路59に通知する。

特平 1 1 - 2 8 4 2 1 4

【0161】

一方、タイミング生成回路55は、フレーム同期パターン検出回路54-2がフレーム同期パターン110を検出したと判別すると、オフセット周波数として+1.05MHzをAFC回路59に通知する。

【0162】

また一方、タイミング生成回路55は、フレーム同期パターン検出回路54-3がフレーム同期パターン110を検出したと判別すると、オフセット周波数として0MHzをAFC回路59に通知する。

【0163】

さらに一方、タイミング生成回路55は、フレーム同期パターン検出回路54-4がフレーム同期パターン110を検出したと判別すると、オフセット周波数として-1.05MHzをAFC回路59に通知する。

【0164】

一方、タイミング生成回路55は、フレーム同期パターン検出回路54-5がフレーム同期パターン110を検出したと判別すると、オフセット周波数として-1.75MHzをAFC回路59に通知する。

【0165】

AFC回路59は、タイミング生成回路55から通知されたオフセット周波数に応じた位相信号 θ により数値制御発振器50を制御して、正弦波データ $\sin \theta$ 及び余弦波データ $\cos \theta$ を生成させる。

【0166】

このようにして、オフセット周波数に応じた位相信号 θ により規定される正弦波データ $\sin \theta$ 及び余弦波データ $\cos \theta$ を用いて、複素演算回路51がベースバンド信号の同相成分I及び直交成分Qに含まれる周波数誤差を除去する。

これにより、捕捉しようとするRFチャンネルの周波数誤差が+/-700kHzの範囲外であった場合には、周波数誤差が+/-350kHzの範囲内となる。

【0167】

従って、フレーム同期パターン検出回路54-1~54-5のいずれかでフレ

特平 1 1 - 2 8 4 2 1 4

ーム同期パターン 1 1 0 が検出されると、フレーム同期パターン検出回路 5 4 - 3 でフレーム同期パターンを検出できるように複素演算回路 5 1 がベースバンド信号の周波数を変更する。

フレーム同期パターン検出回路 5 4 - 3 は、カバーする帯域の幅が 1. 4 MHz と広いので、安定して RF チャンネルを捕捉することができる。

【0 1 6 8】

この後、位相誤差検出回路 5 6 は、帯域制限フィルタ 5 2 から受けた I 信号 D I と Q 信号 D Q に基づいて I - Q ベクトル平面上での信号点位置を特定し、信号点位置が示す位相と絶対位相との位相誤差（受信信号位相回転角）を求める。

【0 1 6 9】

位相誤差検出回路 5 6 は、求めた位相誤差に応じた位相誤差信号 P E D を生成して周波数誤差演算回路 5 7 と、ループフィルタ 5 8 に送る。

【0 1 7 0】

周波数誤差演算回路 5 7 は、タイミング生成回路 5 5 から受けた T M C C 区間信号により T M C C 区間を特定し、位相誤差検出回路 5 6 から受けた位相誤差信号 P E D に示された T M C C 区間における位相誤差に基づき希望周波数と再生キャリアの周波数との差（誤差周波数） Δf を求める。

【0 1 7 1】

周波数誤差演算回路 5 7 は、求めた誤差周波数 Δf を A F C 回路 5 9 に通知する。

【0 1 7 2】

ループフィルタ 5 8 は、位相誤差検出回路 5 6 から受けた位相誤差信号 P E D を平滑化して位相調整信号 $L \Delta f$ とし、A F C 回路 5 9 に送る。

【0 1 7 3】

A F C 回路 5 9 は、周波数誤差演算回路 5 7 から通知された誤差周波数 Δf 及びループフィルタ 5 8 から受けた位相調整信号 $L \Delta f$ に応じて位相信号 θ の値を調整し、数値制御発振器 5 0 を制御してキャリア（搬送波）を再生する。

これにより、複素演算回路 5 1 に入力されるベースバンド信号の同相成分 I と直交成分 Q に含まれるキャリアの周波数誤差を除去するための正弦波データ s_i

特平 1 1 - 2 8 4 2 1 4

$n\theta$ 及び余弦波データ $\cos\theta$ を生成して希望周波数のチャンネルを捕捉することができる。

【0174】

以上説明したように、この発明の第2の実施の形態に係る同期捕捉回路によれば、ベースバンド信号に含まれる周波数誤差が異なる5つの周波数範囲に対応してフレーム同期パターン110を検出するフレーム同期パターン検出回路54-1～54-5を備え、ベースバンド信号に大きな周波数誤差が含まれる場合であっても瞬時にフレーム同期パターンを検出することができる。従って、ODUでのダウンコンバートの際に生じる周波数誤差が所定の範囲内（ $\pm 2\text{MHz}$ の範囲内）であれば、瞬時にフレーム同期パターン110を検出することができる。

【0175】

そして、フレーム同期パターン検出回路54-1～54-5のいずれかがフレーム同期パターン110を検出すると、広い周波数誤差の範囲でフレーム同期パターンを検出できるフレーム同期パターン検出回路54-3にてフレーム同期を確立するようにオフセット周波数を設定する。

これにより、フレーム同期を素早く確立して、RFチャンネルを短時間で捕捉することができると共に、安定したRFチャンネルの捕捉が可能となる。

【0176】

なお、この発明は、BSデジタル放送を受信する場合に限定されず、周波数誤差を含んだベースバンド信号を受信してフレーム同期を確立するための任意の受信装置に適用が可能である。

【0177】

【発明の効果】

以上の説明のように、この発明は、ベースバンド信号に含まれる周波数誤差が異なる場合に対応してフレーム同期パターンを検出し、素早くフレーム同期を確立することができ、短時間でRFチャンネルを捕捉することができる。

【図面の簡単な説明】

【図1】

特平 1 1 - 2 8 4 2 1 4

階層化伝送方式のフレーム構成の一例を示す図である。

【図 2】

送信側における各変調方式ごとのマッピングを示す模式図である。

【図 3】

この発明の第 1 の実施の形態に係る同期捕捉回路の構成を示す図である。

【図 4】

BPSK デマッパがデジタル信号を復元する際に用いる I-Q ベクトル平面を示す図である。

【図 5】

BPSK デマッパの構成を示す図である。

【図 6】

フレーム同期パターン検出回路の構成を示す図である。

【図 7】

同期検出回路の構成を示す図である。

【図 8】

この発明の第 2 の実施の形態に係る同期捕捉回路の構成を示す図である。

【図 9】

フレーム同期パターン検出回路の構成を示す図である。

【図 10】

同期検出回路がフレーム同期パターンを検出するための信号点配置を説明するための図である。

【図 11】

同期検出回路の構成を示す図である。

【図 12】

フレーム同期パターン検出回路の構成を示す図である。

【図 13】

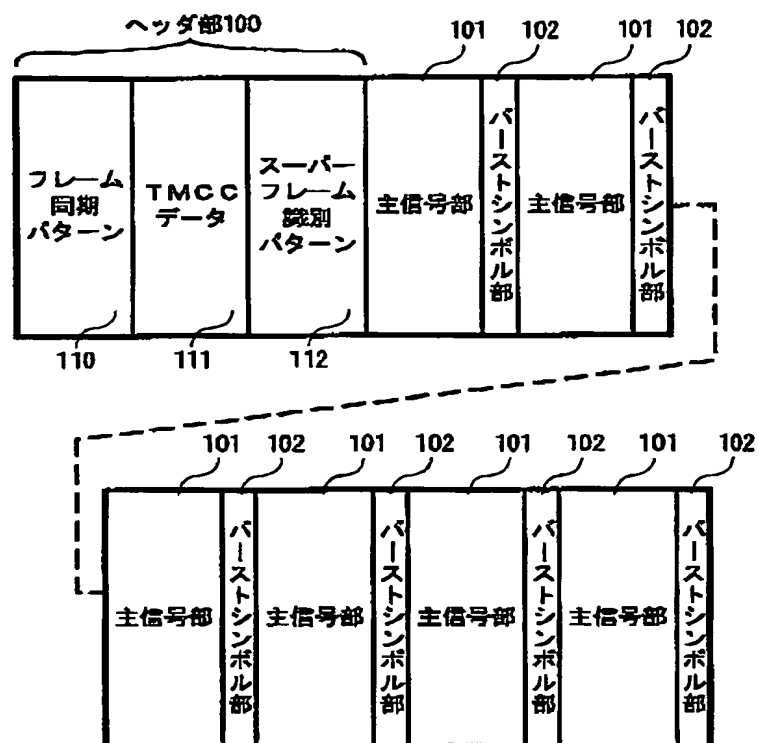
同期検出回路がフレーム同期パターンを検出するための信号点配置を説明するための図である。

【図 14】

特平 1 1 - 2 8 4 2 1 4

【書類名】 図面

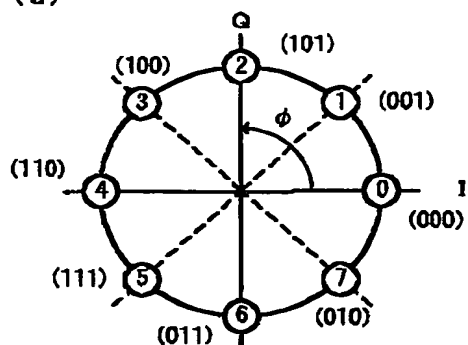
【図 1】



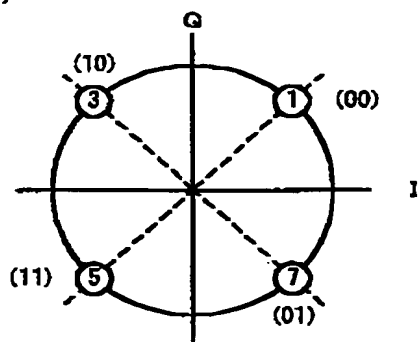
特平 1 1 - 2 8 4 2 1 4

【図 2】

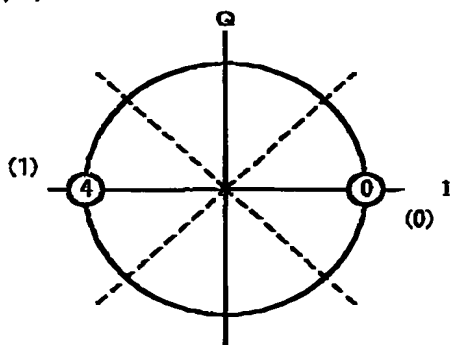
(a)



(b)

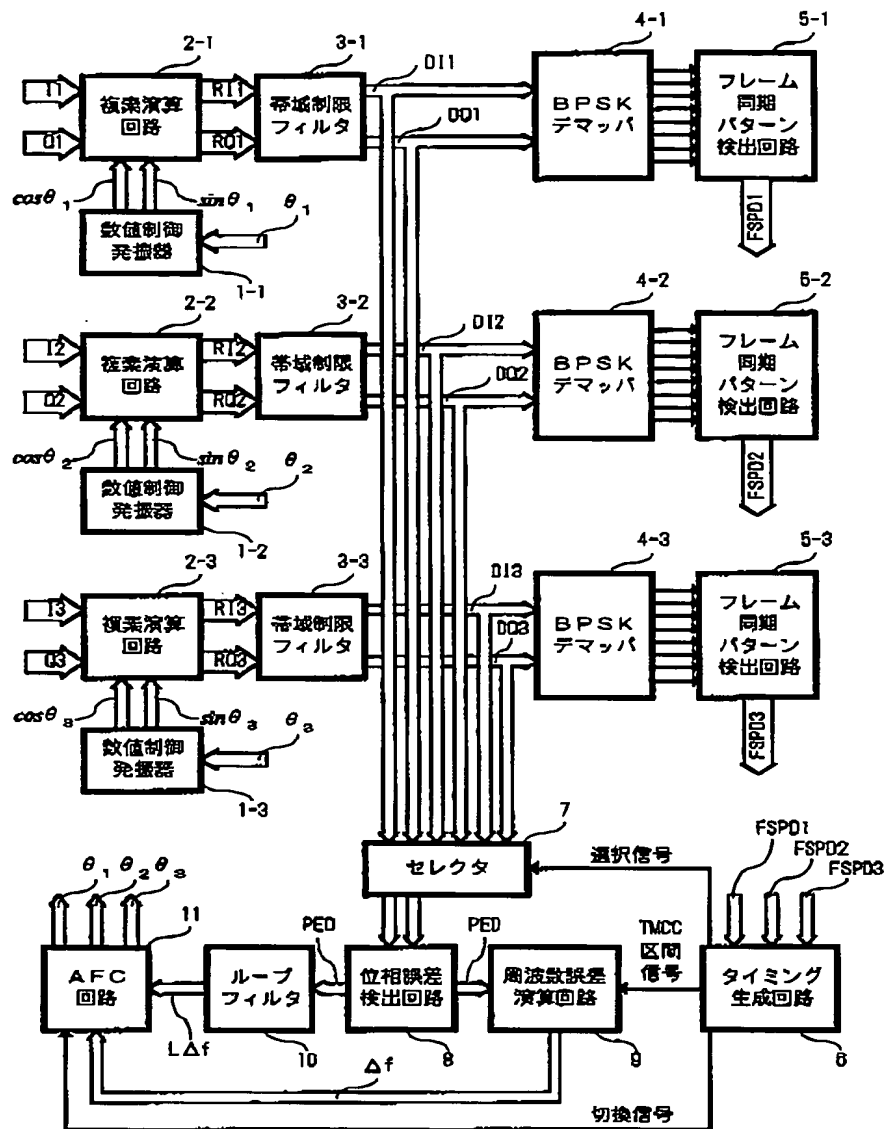


(c)



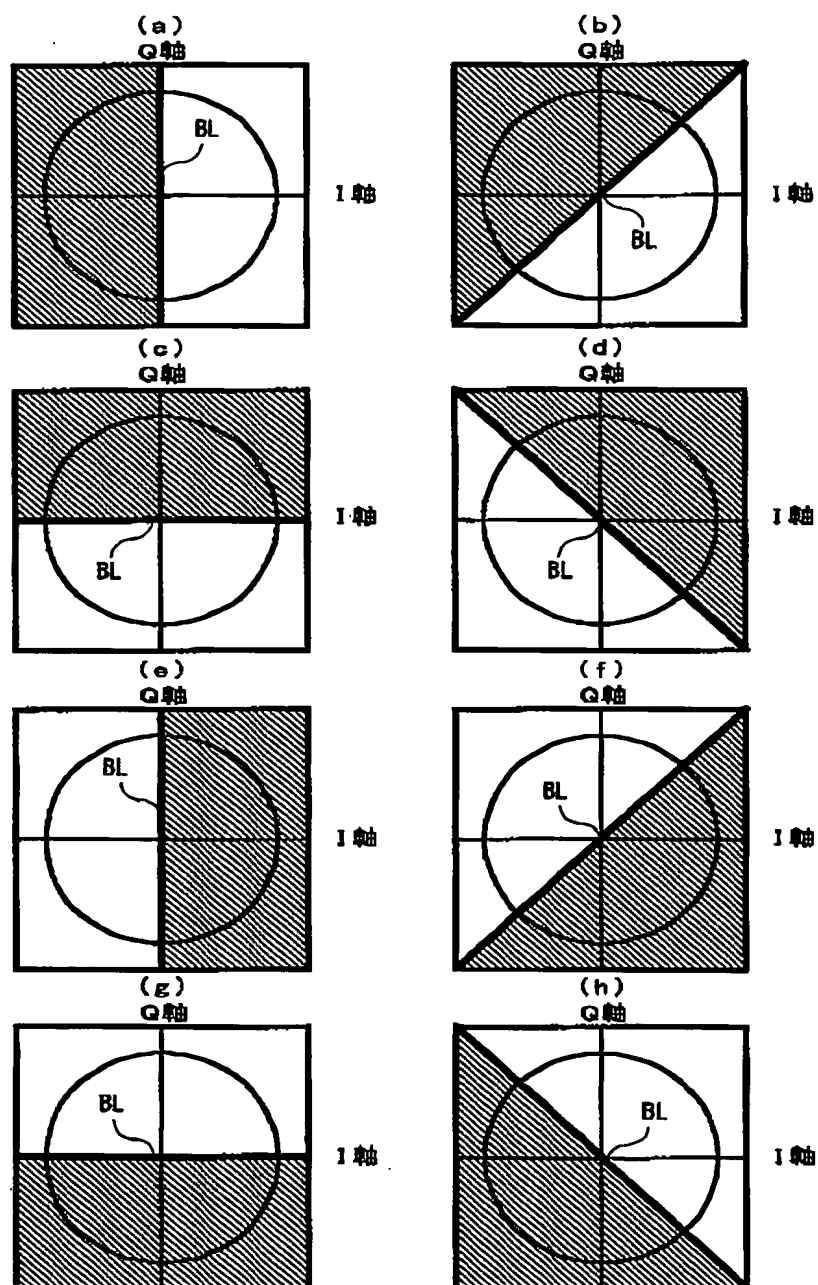
特平 11-284214

【図 3】



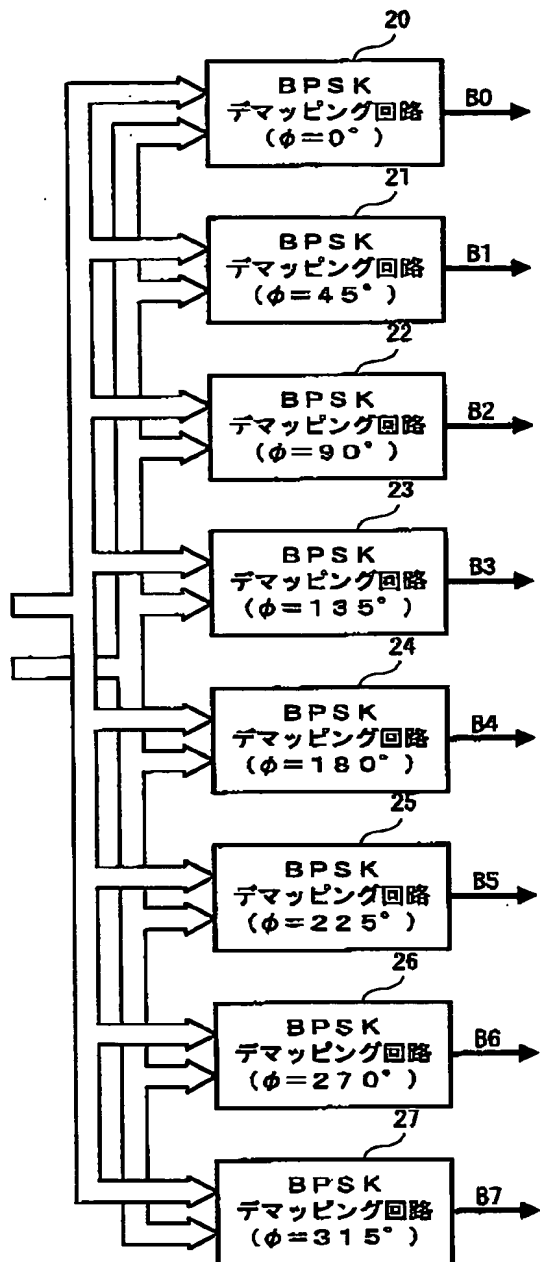
特平 11-284214

【図4】



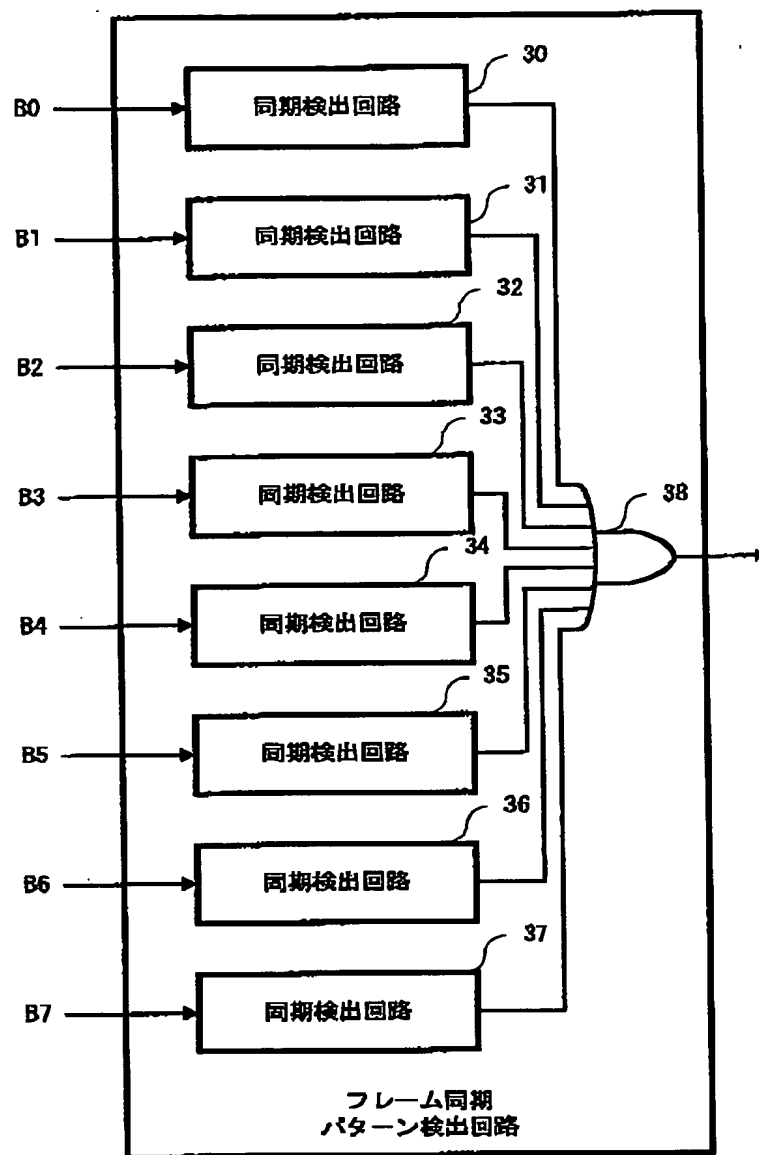
特平 1 1 - 2 8 4 2 1 4

【図 5】



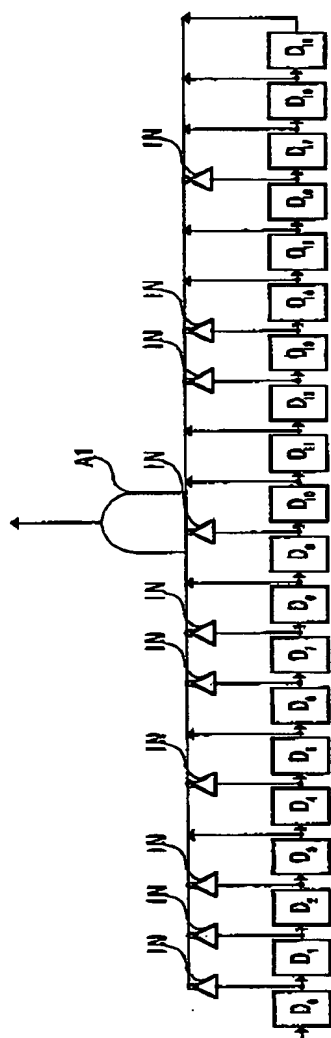
特平 1 1 - 2 8 4 2 1 4

【図 6】



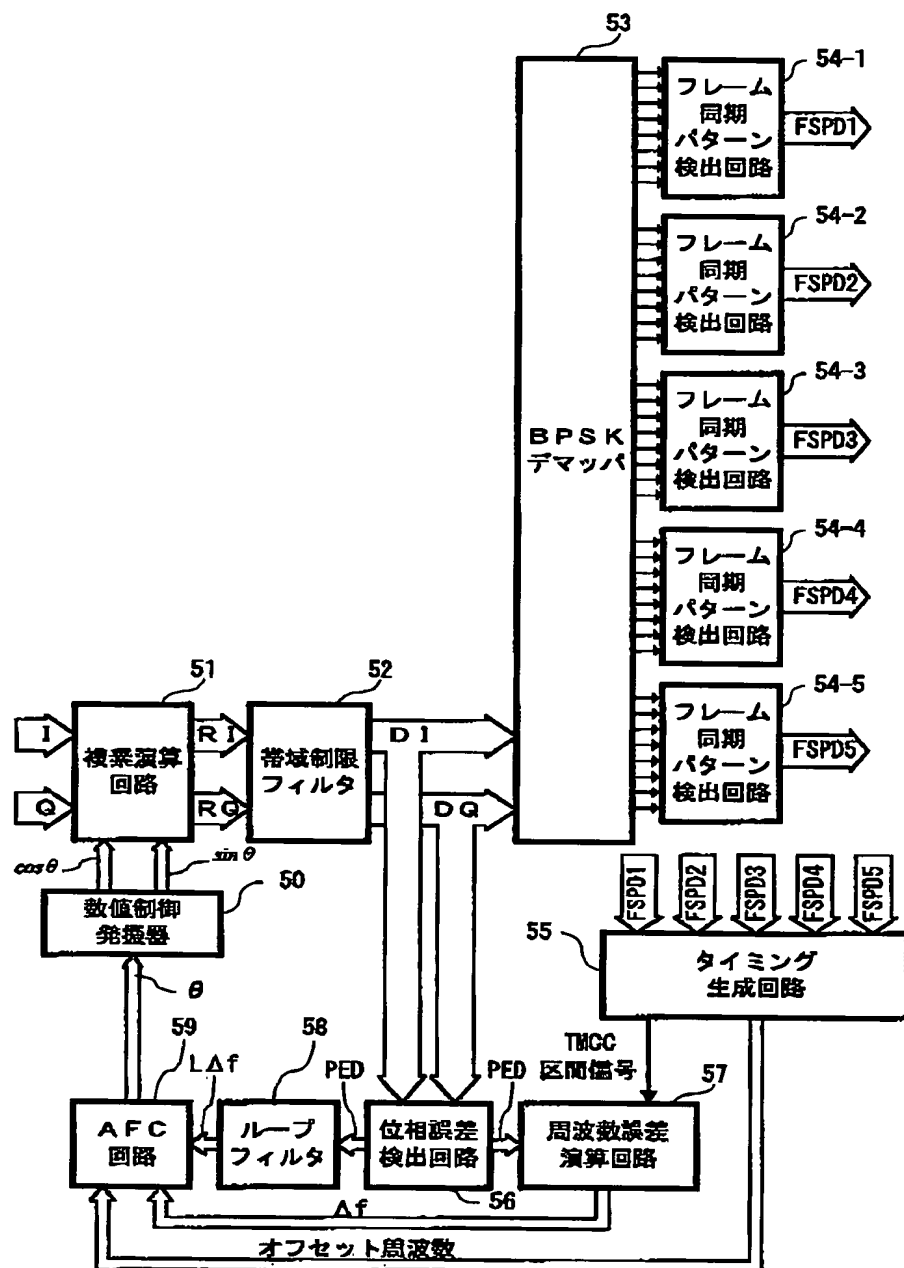
特平 1 1 - 2 8 4 2 1 4

【图 7】



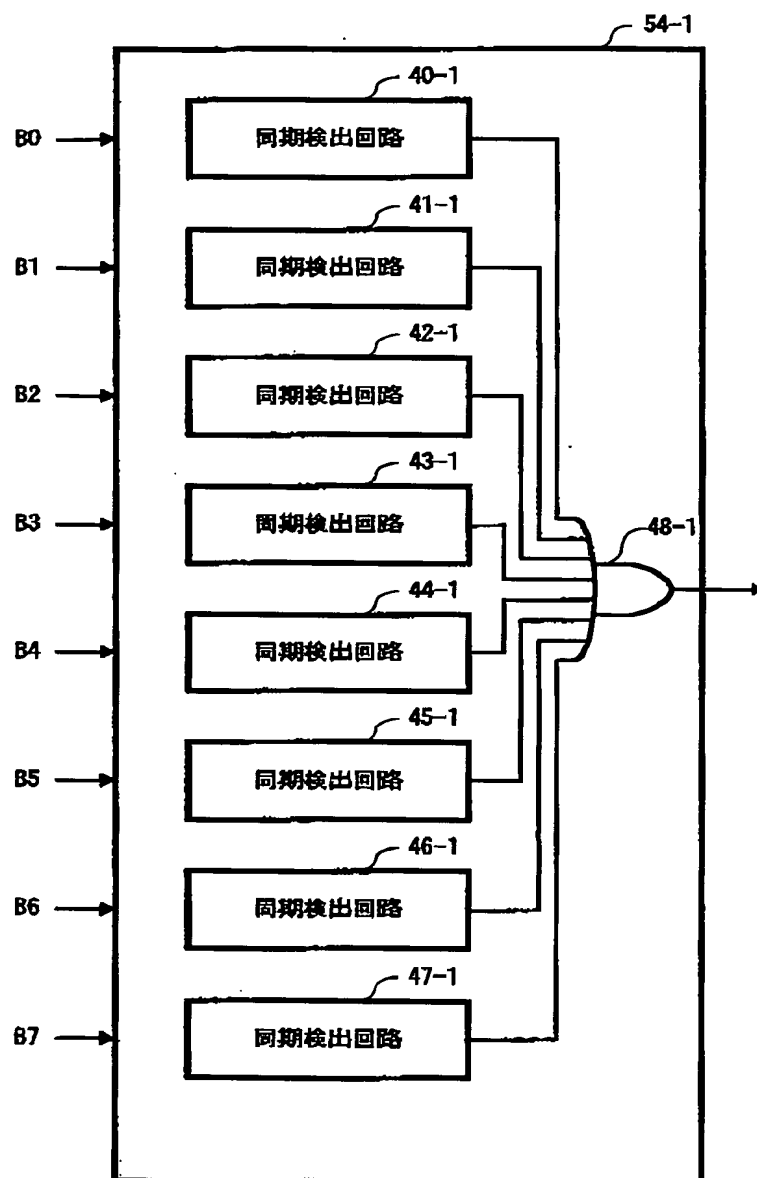
特平 1 1 - 2 8 4 2 1 4

【図 8】



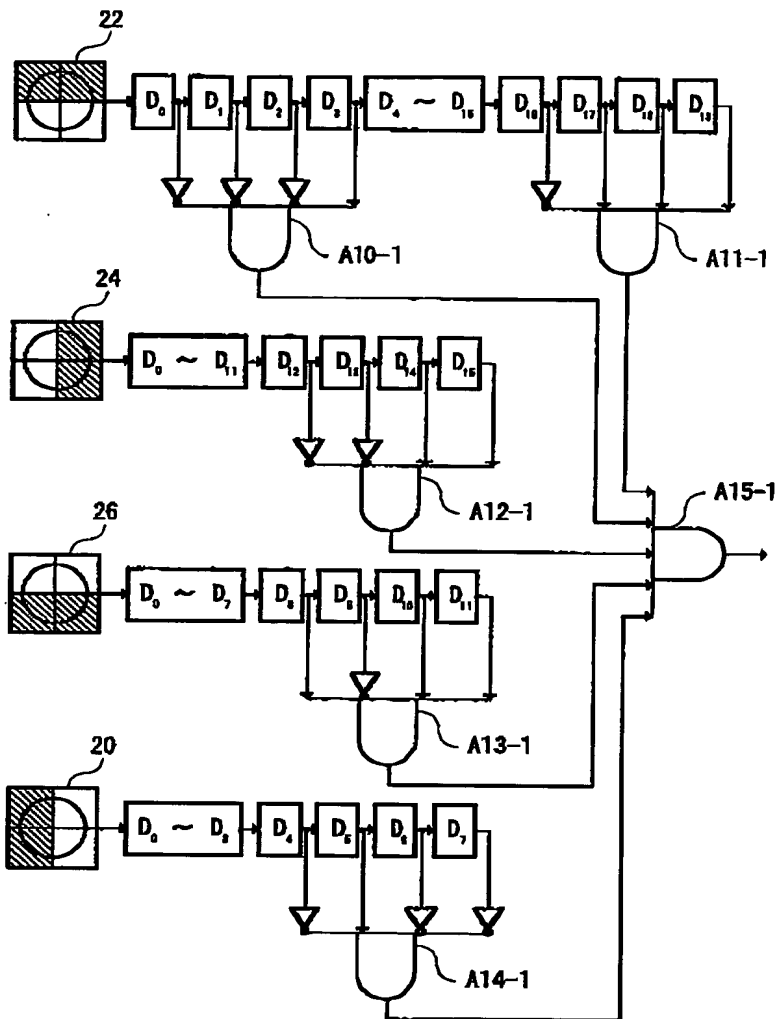
特平 1 1 - 2 8 4 2 1 4

【图 9】



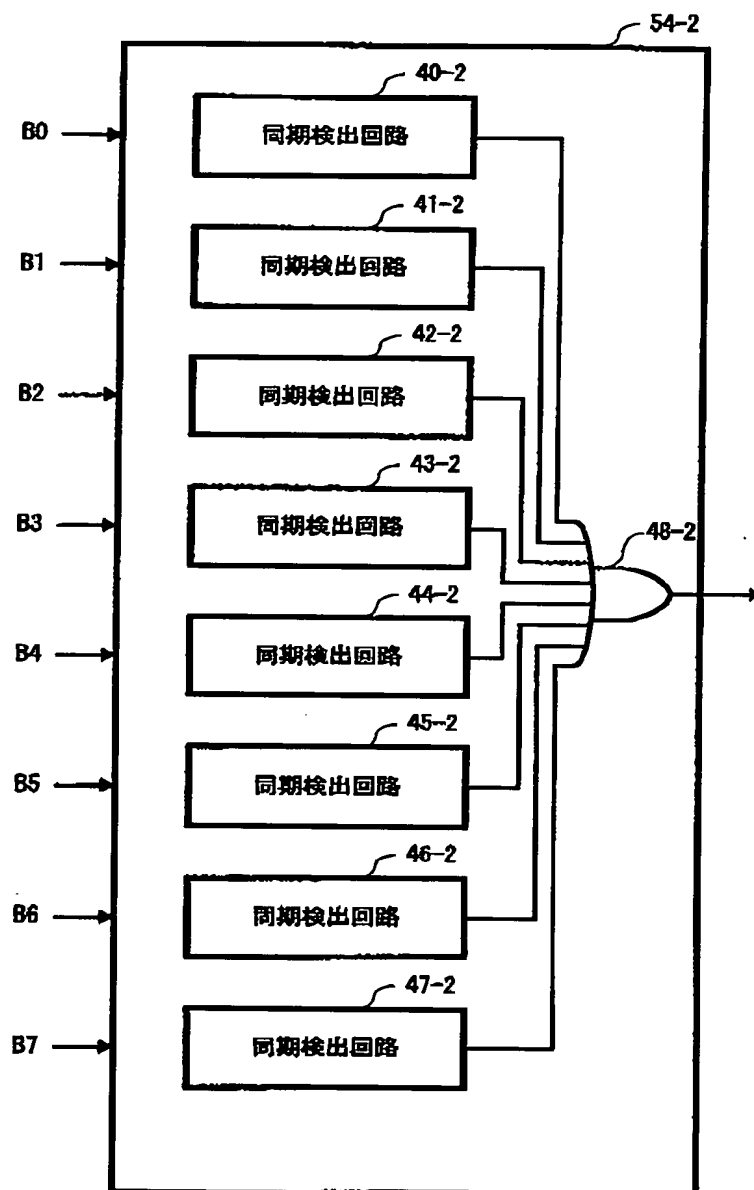
特平 1 1 - 2 8 4 2 1 4

【図 1 1】



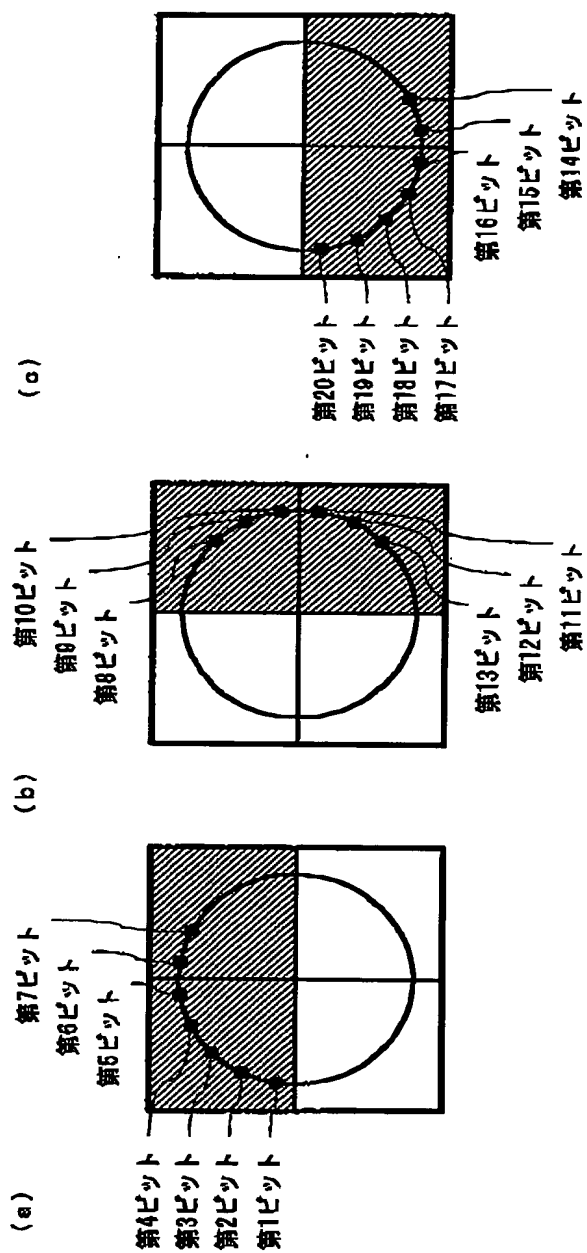
特平 1 1 - 2 8 4 2 1 4

【図 1 2】



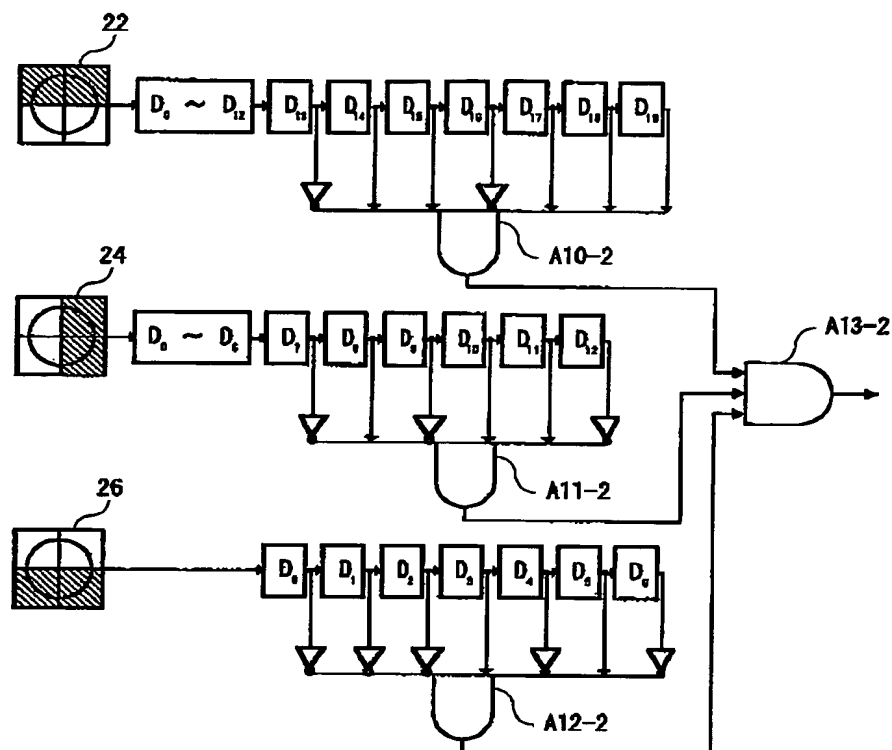
特平 1 1 - 2 8 4 2 1 4

【図 1 3】

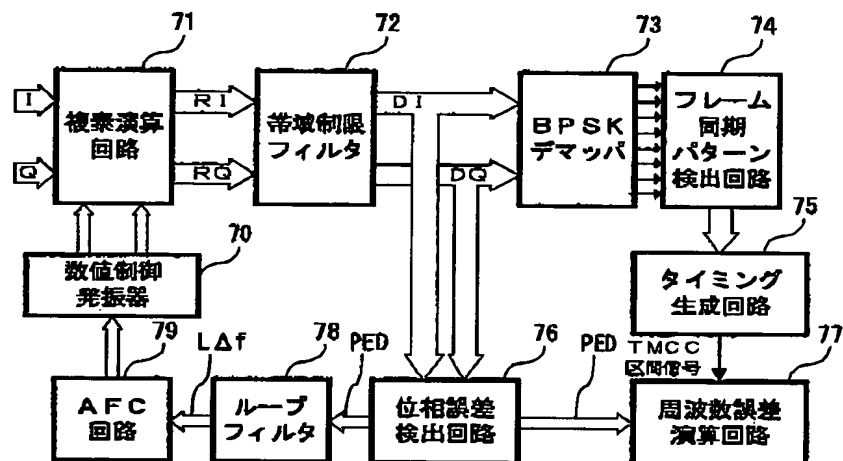


特平 11-284214

【図 14】

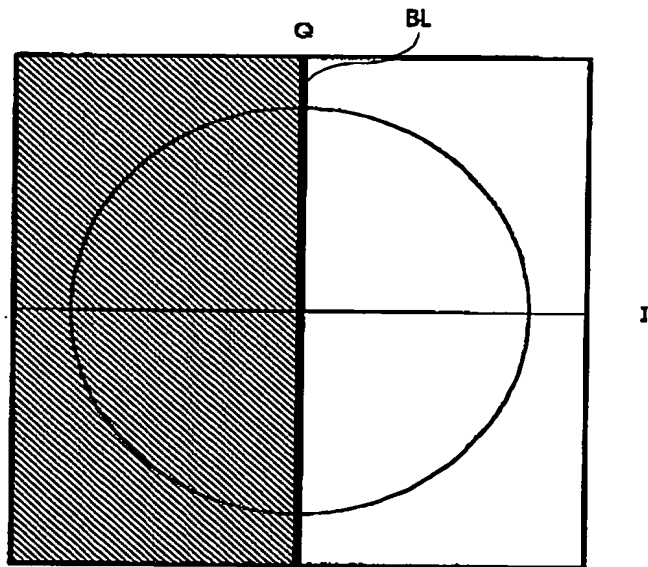


【図 15】

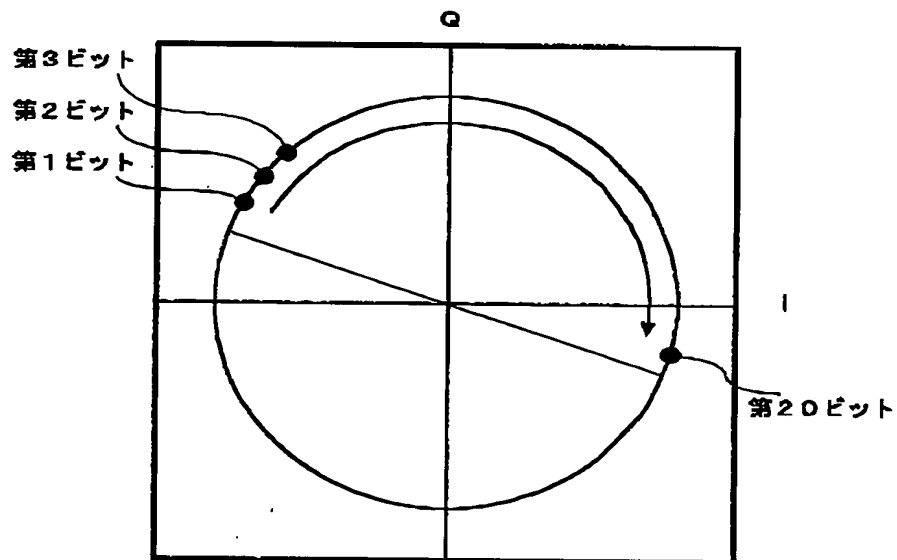


特平 11-284214

【図 16】



【図 17】



特平11-284214

【書類名】 要約書

【要約】

【課題】 フレーム同期を素早く確立して、短時間でRFチャンネルを捕捉する。

【解決手段】 数値制御発振器1-1~1-3と、複素演算回路2-1~2-3と、帯域制限フィルタ3-1~3-3と、セクタ7と、位相誤差検出回路8と、周波数誤差演算回路9と、ループフィルタ10と、AFC回路11は、複素演算回路2-1~2-3に入力されるベースバンド信号の同相成分Iと直交成分Qに含まれるキャリア（搬送波）の周波数誤差を除去するためのキャリア再生のループを構成している。タイミング生成回路6は、フレーム同期パターン検出回路5-1~5-3のうちのいずれがフレーム同期パターンを検出したかを判別した結果に応じた選択信号をセクタ7に送り、切換信号をAFC回路11に送る。この後、ベースバンド信号に含まれる周波数誤差を除去するためのキャリア（搬送波）を再生することで、短時間でRFチャンネルを捕捉する。

【選択図】 図3

特平 11-284214

認定・付加情報

特許出願の番号 平成11年 特許願 第284214号
受付番号 59900975016
書類名 特許願
担当官 木村 勝美 8848
作成日 平成11年10月 8日

<認定情報・付加情報>

【特許出願人】

【識別番号】 000003595
【住所又は居所】 東京都渋谷区道玄坂1丁目14番6号
【氏名又は名称】 株式会社ケンウッド

【代理人】

【識別番号】 100077850
【住所又は居所】 東京都千代田区神田錦町2丁目7番地 協販ビル
7階 芦田・木村国際特許事務所
【氏名又は名称】 芦田 哲仁朗

【代理人】

申請人
【識別番号】 100095407
【住所又は居所】 東京都千代田区神田錦町2丁目7番地 協販ビル
7階 芦田・木村国際特許事務所
【氏名又は名称】 木村 澁

次頁無

特平11-284214

出 願 人 履 歴 情 報

識別番号

[000003595]

1. 変更年月日 1994年 9月26日

[変更理由] 住所変更

住 所 東京都渋谷区道玄坂1丁目14番6号

氏 名 株式会社ケンウッド

特平 11-284214

【0066】

セレクタ 7 は、マルチプレクサ等から構成され、タイミング生成回路 6 から受けた選択信号に応じて帯域制限フィルタ 3-1~3-3 のうちのいずれかが出力する I 信号 $DI_1 \sim DI_3$ 及び Q 信号 $DQ_1 \sim DQ_3$ を選択する。セレクタ 7 は、選択した I 信号 DI と Q 信号 DQ を位相誤差検出回路 8 に入力する。

【0067】

位相誤差検出回路 8 は、セレクタ 7 から受けた I 信号 DI と Q 信号 DQ に基づいて I-Q ベクトル平面上での信号点位置を特定して、信号点位置が示す位相と絶対位相との位相誤差（受信信号位相回転角）を求めるためのものである。

位相誤差検出回路 8 は、求めた位相誤差に応じた位相誤差信号 PED を生成して周波数誤差演算回路 9 とループフィルタ 10 に送る。

【0068】

周波数誤差演算回路 9 は、タイミング生成回路 6 から受けた TMCC 区間信号により TMCC 区間を特定して、位相誤差検出回路 8 から受けた位相誤差信号 PED に示された TMCC 区間における位相誤差に基づき希望周波数と再生キャリアの周波数との差（誤差周波数） Δf を求めるためのものである。

周波数誤差演算回路 9 は、求めた誤差周波数 Δf を AFC 回路 11 に通知する。

【0069】

ループフィルタ 10 は、位相誤差検出回路 8 から受けた位相誤差信号 PED を平滑化するローパスフィルタであり、平滑化した位相誤差信号 PED を位相調整信号 $L\Delta f$ として AFC 回路 11 に供給する。

【0070】

AFC 回路 11 は、周波数誤差演算回路 9 から受けた誤差周波数 Δf 及びループフィルタ 10 から受けた位相調整信号 $L\Delta f$ に応じた位相信号 $\theta_1 \sim \theta_3$ を生成するためのものである。

AFC 回路 11 は、生成した位相信号 $\theta_1 \sim \theta_3$ を数値制御発振器 1-1~1-3 に供給して、正弦波データ $\sin \theta_1 \sim \sin \theta_3$ 及び余弦波データ $\cos \theta_1 \sim \cos \theta_3$ を生成させる。

特平 11-284214

【0071】

ここで、AFC回路11は、位相信号 θ_1 を、複素演算回路2-1が受信するベースバンド信号に+1.3MHzの周波数誤差が含まれている場合に、複素演算の結果、送信側で所定のデジタル信号(0又は1)に割り当てられた信号点の位相が回転しないような値に設定する。

また、AFC回路11は、位相信号 θ_2 を、複素演算回路2-2が受信するベースバンド信号に周波数誤差が含まれていない場合(周波数誤差が0MHzの場合)に、複素演算の結果、送信側で所定のデジタル信号(0又は1)に割り当てられた信号点の位相が回転しないような値に設定する。

さらに、AFC回路11は、位相信号 θ_3 を、複素演算回路2-3が受信するベースバンド信号に-1.3MHzの周波数誤差が含まれている場合に、複素演算の結果、送信側で所定のデジタル信号(0又は1)に割り当てられた信号点の位相が回転しないような値に設定する。

【0072】

以下に、この発明の第1の実施の形態に係る同期捕捉回路の動作を説明する。

この同期捕捉回路は、ベースバンド信号に含まれる周波数誤差が異なる複数の周波数範囲に対応してフレーム同期パターンを検出する複数の受信系統を備えることで、BSデジタル放送用のRFチャンネルを短時間で捕捉することができる回路である。

【0073】

この発明の第1の実施の形態に係る同期捕捉回路において、数値制御発振器1-1~1-3と、複素演算回路2-1~2-3と、帯域制限フィルタ3-1~3-3と、セレクタ7と、位相誤差検出回路8と、周波数誤差演算回路9と、ループフィルタ10と、AFC回路11は、複素演算回路2-1~2-3に入力されるベースバンド信号の同相成分Iと直交成分Qに含まれるキャリア(搬送波)の周波数誤差を除去するためのキャリア再生のループを構成している。

【0074】

すなわち、まず、複素演算回路2-1~2-3は、ODU(図示せず)が受信電波をダウンコンバートしたBS-IF信号を、ローカル発振器(図示せず)が

特平 11-284214

生成するBSデジタル放送用のRFチャンネルに割り当てられた帯域の中心周波数に対応した周波数に固定された局部発振信号を用いて検波することにより得られたベースバンド信号の同相成分Iと直交成分Qを受ける。

ここで、ODUが受信電波をダウンコンバートする際に生じた周波数誤差は、中間周波信号であるBS-IF信号に現れると共に、ベースバンド信号にも現れる。

【0075】

複素演算回路2-1~2-3は、それぞれ数値制御発振器1-1~1-3から受けた正弦波データ $\sin \theta_1 \sim \sin \theta_3$ 及び余弦データ $\cos \theta_1 \sim \cos \theta_3$ を用いて、数式2に示すような演算を実行して、ベースバンド信号の位相を回転させる。

【0076】

【数2】

$$RI_k = I \times \cos \theta_k - Q \times \sin \theta_k$$

$$RQ_k = I \times \sin \theta_k + Q \times \cos \theta_k$$

($k=1 \sim 3$ の整数)

【0077】

ここで、AFC回路11は、位相信号 θ_1 を、複素演算回路2-1が受信するベースバンド信号に+1.3MHzの周波数誤差が含まれている場合に、複素演算の結果、送信側で所定のデジタル信号(0又は1)に割り当てられた信号点の位相が回転しないような値に設定する。

また、AFC回路11は、位相信号 θ_2 を、複素演算回路2-2が受信するベースバンド信号に周波数誤差が含まれていない場合(周波数誤差が0MHzの場合)に、複素演算の結果、送信側で所定のデジタル信号(0又は1)に割り当てられた信号点の位相が回転しないような値に設定する。

さらに、AFC回路11は、位相信号 θ_3 を、複素演算回路2-3が受信するベースバンド信号に-1.3MHzの周波数誤差が含まれている場合に、複素演算の結果、送信側で所定のデジタル信号(0又は1)に割り当てられた信号点の位相が回転しないような値に設定する。

特平 1 1 - 2 8 4 2 1 4

【 0 0 7 8 】

すなわち、AFC回路 1 1 は、位相信号 θ_1 を、準同期検波を行うための局部発振信号を生成するローカル発振器（図示せず）の発振周波数よりも高周波である所定の周波数範囲にある中間周波信号（BS-IF 信号）により伝送されたベースバンド信号を受信してフレーム同期パターン 1 1 0 を検出できるような値に設定する。

また、AFC回路 1 1 は、位相信号 θ_2 を、ローカル発振器（図示せず）の発振周波数と同一の周波数を含む所定の周波数範囲にある中間周波信号（BS-IF 信号）により伝送されたベースバンド信号を受信してフレーム同期パターン 1 1 0 を検出できるような値に設定する。

さらに、AFC回路 1 1 は、位相信号 θ_3 を、ローカル発振器（図示せず）の発振周波数よりも低周波である所定の周波数範囲にある中間周波信号（BS-IF 信号）により伝送されたベースバンド信号を受信してフレーム同期パターン 1 1 0 を検出できるような値に設定する。

【 0 0 7 9 】

数値制御発振器 1-1 ~ 1-3 は、それぞれ AFC 回路 1 1 から位相信号 θ_1 ~ θ_3 を受けて正弦波データ $\sin \theta_1$ ~ $\sin \theta_3$ 及び余弦波データ $\cos \theta_1$ ~ $\cos \theta_3$ を生成して複素演算回路 2-1 ~ 2-3 に供給する。

【 0 0 8 0 】

複素演算回路 2-1 ~ 2-3 は、それぞれ得られた I 信号 RI 1 ~ RI 3 及び Q 信号 RQ 1 ~ RQ 3 を、帯域制限フィルタ 3-1 ~ 3-3 に入力して帯域を制限し、I 信号 DI 1 ~ DI 3 及び Q 信号 DQ 1 ~ DQ 3 とする。

これにより、複素演算回路 2-1 ~ 2-3 は、ベースバンド信号に含まれる周波数誤差が $\pm 2\text{MHz}$ となる範囲でフレーム同期パターン 1 1 0 を検出することができるように、ベースバンド信号の周波数を変更することができる。従って、ODU がダウンコンバートする際に生じる周波数誤差が $\pm 2\text{MHz}$ の範囲内であれば、フレーム同期パターン 1 1 0 を検出して RF チャンネルを捕捉することができる。

【 0 0 8 1 】

特平 1 1 - 2 8 4 2 1 4

帯域制限フィルタ 3-1 ~ 3-3 から出力された I 信号 DI 1 ~ DI 3 及び Q 信号 DQ 1 ~ DQ 3 は、それぞれ BPSK デマッパ 4-1 ~ 4-3 に入力されると共に、セレクタ 7 に入力される。

【0082】

セレクタ 7 は、帯域制限フィルタ 3-1 ~ 3-3 のうちのいずれか 1 つから受けた I 信号 DI 1 ~ DI 3 及び Q 信号 DQ 1 ~ DQ 3 を選択して位相誤差検出回路 8 に送る。

【0083】

この際、セレクタ 7 が I 信号 DI 1 ~ DI 3 及び Q 信号 DQ 1 ~ DQ 3 のどれを選択するかは、タイミング生成回路 6 から受けた選択信号により決定される。

【0084】

ここで、タイミング生成回路 6 が選択信号を出力するまでの動作について説明する。

【0085】

まず、帯域制限フィルタ 3-1 ~ 3-3 から出力された I 信号 DI 1 ~ DI 3 及び Q 信号 DQ 1 ~ DQ 3 がそれぞれ BPSK デマッパ 4-1 ~ 4-3 に入力されると、BPSK デマッパ 4-1 ~ 4-3 は、BPSK デマッピング回路 20 ~ 27 により、デジタル信号を復元する。

【0086】

この際、BPSK デマッピング回路 20 ~ 27 は、送信側の I-Q ベクトル平面を $\phi = 45^\circ \times n$ ($n = 0 \sim 7$ の整数) だけ回転させた場合に対応するべく BPSK 判定基準境界線 BL の位相を回転させた I-Q ベクトル平面上で、受信信号点を特定してデジタル信号に変換する。

【0087】

このように BPSK 判定基準境界線 BL の位相を回転させた 8 通りの I-Q ベクトル平面を用いてデジタル信号に変換するのは、以下の理由による。

【0088】

すなわち、複数の変調方式が時間分割されてフレームごとに繰り返し伝送される階層化伝送方式では、変調方式の多重構成を示す伝送多重構成識別データであ

特平 11-284214

るTMCCデータ111は、フレーム同期が確立した後に、フレーム同期パルスによって生成されるタイミングで抽出される。そして、TMCCデータ111が示す変調方式の多重構成を識別することにより変調方式別の処理が可能となる。

【0089】

このため、フレーム同期が確立するまでは、8PSK復調も行うことから、数値制御発振器1-1~1-3及びAFC回路11により再生されるキャリア（搬送波）の位相状態によっては、フレーム同期パターンを復調する際に、ベースバンド信号の位相が $\phi = 45^\circ \times n$ （ $n = 0 \sim 7$ の整数）だけ回転する。

【0090】

例えば、送信側において、図2（c）に示す信号点配置”0”にビット”0”が割り当てられ、信号点配置”4”にビット”1”が割り当てられたものとする。

【0091】

この場合、BPSKデマッパ4-1~4-3が帯域制限フィルタ3-1~3-2から受けたI信号DI1~DI3及びQ信号DQ1~DQ3に基づいて特定するビット”0”及び”1”の信号点は、送信側と同様に図2（c）に示す $\phi = 0^\circ$ の信号点配置”0”及び”4”に現れることもある。

しかし、数値制御発振器1-1~1-3及びAFC回路11により再生されるキャリア（搬送波）の位相状態によっては、ビット”0”及び”1”の信号点は、図2（a）に示す $\phi = 45^\circ$ だけ位相が回転した信号点配置”1”及び”5”に現れることもある。また、 $\phi = 90^\circ$ だけ位相が回転した信号点配置”2”及び”6”に現れることもあり、 $\phi = 135^\circ$ だけ位相が回転した信号点配置”0”及び”4”に現れることもある。

【0092】

このように、フレーム同期パターン110が復調される際の位相は $\phi = 45^\circ \times n$ （ $n = 0 \sim 7$ の整数）だけ回転することがあり、このような8通りの位相においてフレーム同期パターン110が復調されても確実にこれを検出できるようにする必要がある。

【0093】

特平 1 1 - 2 8 4 2 1 4

従って、BPSKデマッパ4-1~4-3は、それぞれ8つのBPSKデマッピング回路20~27を備え、BPSK判定基準境界線BLの位相を回転させた8通りのI-Qベクトル平面を用いてデジタル信号に変換する。

【0094】

このようなBPSKデマッパ4-1~4-3により復元されたデジタル信号のビットストリームB0~B7は、それぞれフレーム同期パターン検出回路5-1~5-3に送られる。

【0095】

フレーム同期パターン検出回路5-1~5-3は、それぞれ同期検出回路30~37のいずれかがフレーム同期パターン110を検出すると、その旨をタイミング生成回路6に通知する。

【0096】

タイミング生成回路6は、フレーム同期パターン検出回路5-1~5-3のいずれかからフレーム同期パターン110を検出した旨の通知を受けると、フレーム同期パターン検出回路5-1~5-3のうちのどれがフレーム同期パターン110を検出したかを判別し、判別結果に応じた選択信号をセクタ7に送る。

【0097】

すなわち、タイミング生成回路6は、フレーム同期パターン検出回路5-1がフレーム同期パターン110を検出したと判別すると、セクタ7に帯域制限フィルタ3-1から出力されたI信号DI1及びQ信号DQ1を選択させる選択信号を送る。また、タイミング生成回路6は、フレーム同期パターン検出回路5-2がフレーム同期パターン110を検出したと判別すると、セクタ7に帯域制限フィルタ3-2から出力されたI信号DI2及びQ信号DQ2を選択させる選択信号を送る。一方、タイミング生成回路6は、フレーム同期パターン検出回路5-3がフレーム同期パターン110を検出したと判別すると、セクタ7に帯域制限フィルタ3-3から出力されたI信号DI3及びQ信号DQ3を選択させる選択信号を送る。

これにより、タイミング生成回路6は、セクタ7がI信号DI1~DI3及びQ信号DQ1~DQ3のどれを選択するかを決定するための選択信号を送るこ

特平 1 1 - 2 8 4 2 1 4

とができる。

【0098】

また、この際、タイミング生成回路6は、フレーム同期パターン検出回路5-1~5-3からフレーム同期パターン110を検出した旨の通知を受けるタイミングによりフレーム同期を確立する。これに基づいて、タイミング生成回路6は、TMCC区間を特定するためのTMCC区間信号を生成し、周波数誤差演算回路9に送る。

【0099】

さらに、この際、タイミング生成回路6は、フレーム同期パターン検出回路5-1~5-3のうちのいずれがフレーム同期パターン110を検出したかを判別した結果に応じた切換信号をAFC回路11に送り、RFチャンネルを捕捉するためのキャリア（搬送波）を再生させる。

【0100】

すなわち、タイミング生成回路6は、フレーム同期パターン検出回路5-1がフレーム同期パターン110を検出したと判別すると、AFC回路11に、位相信号 θ_1 により数値制御発振器1-1を制御してキャリア（搬送波）を再生させるための切換信号を送る。また、タイミング生成回路6は、フレーム同期パターン検出回路5-2がフレーム同期パターン110を検出したと判別すると、AFC回路11に、位相信号 θ_2 により数値制御発振器1-2を制御してキャリア（搬送波）を再生させるための切換信号を送る。一方、タイミング生成回路6は、フレーム同期パターン検出回路5-3がフレーム同期パターン110を検出したと判別すると、AFC回路11に、位相信号 θ_3 により数値制御発振器1-3を制御してキャリア（搬送波）を再生させるための切換信号を送る。

【0101】

一方、セレクタ7により選択されたI信号DIとQ信号DQは、位相誤差検出回路8に送られる。

【0102】

位相誤差検出回路8は、セレクタ7から受けたI信号DIとQ信号DQに基づいてI-Qベクトル平面上での信号点位置を特定し、信号点位置が示す位相と絶

特平 1 1 - 2 8 4 2 1 4

対位相との位相誤差（受信信号位相回転角）を求める。

【0103】

位相誤差検出回路 8 は、求めた位相誤差に応じた位相誤差信号 P E D を周波数誤差演算回路 9 とループフィルタ 1 0 に送る。

【0104】

周波数誤差演算回路 9 は、タイミング生成回路 6 から受けた T M C C 区間信号により T M C C 区間を特定し、位相誤差検出回路 8 から受けた位相誤差信号 P E D により示される T M C C 区間における位相誤差から、希望周波数と再生キャリアの周波数との差（誤差周波数） Δf を求める。

【0105】

周波数誤差演算回路 9 は、求めた誤差周波数 Δf を A F C 回路 1 1 に通知する。

【0106】

ループフィルタ 1 0 は、位相誤差検出回路 8 から受けた位相誤差信号 P E D を平滑化して位相調整信号 $L \Delta f$ とし、A F C 回路 1 1 に送る。

【0107】

A F C 回路 1 1 は、位相信号 $\theta_1 \sim \theta_3$ のうち、タイミング生成回路 6 から受けた切換信号に従ったものを、周波数誤差演算回路 9 から通知された誤差周波数 Δf 及びループフィルタ 1 0 から受けた位相調整信号 $L \Delta f$ に応じて調整して数値制御発振器 1 - 1 ~ 1 - 3 のいずれかに供給する。

これにより、複素演算回路 2 - 1 ~ 2 - 3 に入力されるベースバンド信号の同相成分 I と直交成分 Q に含まれるキャリアの周波数誤差を除去するための正弦波データ $\sin \theta_1 \sim \sin \theta_3$ 及び余弦波データ $\cos \theta_1 \sim \cos \theta_3$ を生成して希望周波数のチャンネルを捕捉することができる。

【0108】

以上説明したように、この発明の第 1 の実施の形態に係る同期捕捉回路によれば、ベースバンド信号に含まれる周波数誤差が異なる 3 つの周波数範囲に対応してフレーム同期パターン 1 1 0 を検出することができる。従って、O D U でのダウンコンバートの際に生じる周波数誤差が所定の範囲内（ $\pm 2 \text{ MHz}$ の範囲

特平11-284214

内)であれば、瞬時にフレーム同期パターン110を検出することができる。

これにより、フレーム同期を素早く確立して、RFチャンネルを短時間で捕捉することができる。

【0109】

(第2の実施の形態)

次に、この発明の第2の実施の形態に係る同期捕捉回路について説明する。

図8は、この発明の第2の実施の形態に係る同期捕捉回路の構成を示す図である。

図示するように、この同期捕捉回路は、数値制御発振器50と、複素演算回路51と、帯域制限フィルタ52と、BPSKデマッパ53と、フレーム同期パターン検出回路54-1～54-5と、タイミング生成回路55と、位相誤差検出回路56と、周波数誤差演算回路57と、ループフィルタ58と、AFC回路59とを備えている。

【0110】

数値制御発振器50は、正弦波データ $\sin \theta$ 及び余弦波データ $\cos \theta$ を生成するためのものであり、AFC回路59から受けた位相信号 θ に応じた正弦波形或いは余弦波形の振幅を示すデジタル信号を生成して複素演算回路51に送る。

【0111】

複素演算回路51は、反転回路、乗算器等から構成され、量子化されたベースバンド信号の位相誤差、周波数誤差を除去するための演算を実行するためのものである。

具体的には、複素演算回路51は、位相誤差、周波数誤差を含んだベースバンド信号の同相成分Iと直交成分Qを受けて、数値制御発振器50から受けた正弦波データ $\sin \theta$ 及び余弦波データ $\cos \theta$ を用いて、ベースバンド信号の位相を回転させるための演算を実行して、位相誤差、周波数誤差を除去したI(同相)信号RIとQ(直交)信号RQを生成する。

複素演算回路51は、生成したI信号RIとQ信号RQを帯域制限フィルタ52に送る。

特平 11-284214

【0112】

帯域制限フィルタ52は、レイズドコサイン特性のデジタルロールオフフィルタ等から構成され、複素演算回路51から受けたI信号RIとQ信号RQの通過帯域を制限して、符号間干渉のないデータ波形を生成するためのものである。帯域制限フィルタ52は、複素演算回路51から受けたI信号RIとQ信号RQの帯域を制限したI信号DIとQ信号DQを生成してBPSKデマッパ53に送る。

また、帯域制限フィルタ52は、I信号DIとQ信号DQを位相誤差検出回路56にも送る。

【0113】

BPSKデマッパ53は、BPSK変調されて伝送される20シンボルのフレーム同期パターン110を検出するため、送信側にて施されるBPSKマッピングとは逆に、ベースバンド信号の信号点位置からデジタル信号を復元するためのものである。

このBPSKデマッパ53は、上記第1の実施の形態に係る同期捕捉回路と同様に、8つのBPSKデマッピング回路20～27を備えている。

そして、各BPSKデマッピング回路20～27は、復元したデジタル信号のビットストリームB0～B7をフレーム同期パターン検出回路54-1～54-5に送る。

【0114】

フレーム同期パターン検出回路54-1～54-5は、BPSKデマッパ53が備える8つのBPSKデマッピング回路20～27から出力されるビットストリームB0～B7を受けて、フレーム同期パターン110を検出するためのものである。

【0115】

各フレーム同期パターン検出回路54-1～54-5は、それぞれベースバンド信号に含まれる周波数誤差の大きさに応じた周波数範囲でフレーム同期パターン110を検出するためのものである。

すなわち、例えば、フレーム同期パターン検出回路54-1は、ベースバンド

特平 1 1 - 2 8 4 2 1 4

信号に含まれる周波数誤差が $+2.1\text{MHz} \sim +1.4\text{MHz}$ である場合に、フレーム同期パターン 1 1 0 を検出する。

【0 1 1 6】

同様に、フレーム同期パターン検出回路 5 4 - 2 は周波数誤差が $+1.4\text{MHz} \sim +700\text{kHz}$ である場合、フレーム同期パターン検出回路 5 4 - 3 は周波数誤差が $+700\text{kHz} \sim -700\text{kHz}$ である場合、フレーム同期パターン検出回路 5 4 - 4 は周波数誤差が $-700\text{kHz} \sim -1.4\text{MHz}$ である場合、フレーム同期パターン検出回路 5 4 - 5 は周波数誤差が $-1.4\text{MHz} \sim -2.1\text{MHz}$ である場合に、フレーム同期パターン 1 1 0 を検出する。

【0 1 1 7】

フレーム同期パターン検出回路 5 4 - 1 は、複素演算回路 5 1 が受けたベースバンド信号に $+2.1\text{MHz} \sim +1.4\text{MHz}$ の周波数誤差が含まれている場合にフレーム同期パターン 1 1 0 を検出するため、図 9 に示すように、8 つの同期検出回路 4 0 - 1 ~ 4 7 - 1 と、OR ゲート 4 8 - 1 とを備えている。

【0 1 1 8】

ここで、ベースバンド信号に含まれる周波数誤差が $+2.1\text{MHz} \sim +1.4\text{MHz}$ である場合に正しくフレーム同期パターン 1 1 0 を検出するためには、例えば図 1 0 (a) ~ (e) に示すように、フレーム同期パターン 1 1 0 を示すシンボルを受信している間、すなわち 2 0 シンボルを受信する間に、I - Q ベクトル平面上の BPSK 判定基準境界線 LN を 4 回だけ同一位相方向に回転してあげればよい。

なお、図 1 0 (a) ~ (e) に示す信号点の位置は、送信側にてビット " 1 " に対して割り当てられたものを示している。

【0 1 1 9】

そこで、フレーム同期パターン検出回路 5 4 - 1 が備える同期検出回路 4 0 - 1 ~ 4 7 - 1 は、それぞれ、BPSK デマッパ 5 3 が備える 8 つの BPSK デマッピング回路 2 0 ~ 2 7 から受ける 8 通りのビットストリーム B 0 ~ B 7 のうちの 4 つを用いてフレーム同期パターン 1 1 0 を検出する。

【0 1 2 0】

特平11-284214

例えば、図10(a)～(e)に示したような順でBPSK判定基準境界線L_Nを回転させたI-Qベクトル平面を用いて変換されたデジタル信号からフレーム同期パターン110を検出する回路が同期検出回路40-1であるとする。

【0121】

この場合、同期検出回路40-1は、図11に示すように、6つのANDゲートA10-1～A15-1を備え、ビットストリームごとに直列に接続された遅延ラッチD₀～D₁₉を備えている。

【0122】

この同期検出回路40-1は、図4(c)に示すI-Qベクトル平面を用いてデマッピングするBPSKデマッピング回路22から受けたビットストリームB₂を遅延ラッチD₀～D₁₉により遅延させる。そして、ANDゲートA10-1は、遅延ラッチD₀～D₃の状態(D₃D₂D₁D₀)が(1000)となる場合に高電圧を出力する。また、ANDゲートA11-1は、遅延ラッチD₁₆～D₁₉の状態(D₁₉D₁₈D₁₇D₁₆)が(1110)となる場合に高電圧を出力する。

【0123】

また、同期検出回路40-1は、図4(e)に示すI-Qベクトル平面を用いてデマッピングするBPSKデマッピング回路24から受けたビットストリームB₄を遅延ラッチD₀～D₁₅により遅延させる。そして、ANDゲートA12-1は、遅延ラッチD₁₂～D₁₅の状態(D₁₅D₁₄D₁₃D₁₂)が(1100)となる場合に高電圧を出力する。

【0124】

また、同期検出回路40-1は、図4(g)に示すI-Qベクトル平面を用いてデマッピングするBPSKデマッピング回路26から受けたビットストリームB₆を遅延ラッチD₀～D₁₁により遅延させる。そして、ANDゲートA13-1は、遅延ラッチD₈～D₁₁の状態(D₁₁D₁₀D₉D₈)が(1101)となる場合に高電圧を出力する。

【0125】

また、同期検出回路40-1は、図4(a)に示すI-Qベクトル平面を用い